

К.Д. Абрамов, С.К. Абрамов

**СХЕМОТЕХНИКА ДИФФЕРЕНЦИАЛЬНЫХ И ВЫХОДНЫХ
УСИЛИТЕЛЬНЫХ КАСКАДОВ**

2007

МИНИСТЕРСТВО ОБРАЗОВАНИЯ И НАУКИ УКРАИНЫ
Национальный аэрокосмический университет
им. Н.Е. Жуковского
«Харьковский авиационный институт»

К.Д. Абрамов, С.К. Абрамов

СХЕМОТЕХНИКА ДИФФЕРЕНЦИАЛЬНЫХ И ВЫХОДНЫХ
УСИЛИТЕЛЬНЫХ КАСКАДОВ

Учебное пособие

Харьков «ХАИ» 2007

УДК 621.375.075

Схемотехника дифференциальных и выходных усилительных каскадов / К.Д. Абрамов, С.К. Абрамов. – Учеб. пособие. – Харьков: Нац. аэрокосм. ун-т «Харьк. авиац. ин-т», 2007. – 71 с.

Изложены элементы теории и схемотехники дифференциальных каскадов линейных резистивных усилителей.

Обоснованы схемы выходных каскадов, направления их модификации. Приведена методика энергетического расчета для одноктактных и двухтактных выходных каскадов.

Рассмотрены примеры использования дифференциальных и выходных каскадов в операционных усилителях, интегральных усилителях различных диапазонов длин волн, аналоговых интегральных перемножителях и компараторах.

Для студентов, специализирующихся в области радиоэлектронных систем и комплексов, технологий и средств телекоммуникаций, а также информационных сетей связи.

Ил. 66. Библиогр.: 15 назв.

Рецензенты: д-р техн. наук, проф. В.Б. Разказовский,
канд. физ.-мат. наук, доц. Н.Н. Украинец

© Национальный аэрокосмический университет им. Н.Е. Жуковского
«Харьковский авиационный институт», 2007 г.

1. ДИФФЕРЕНЦИАЛЬНЫЙ КАСКАД

1.1. Особенности усилителей постоянного тока

Основные особенности усилителя постоянного тока (УПТ) связаны с его амплитудно-частотной характеристикой (АЧХ), фазочастотной характеристикой (ФЧХ) и дрейфом нуля.

1.1.1. Амплитудно- и фазочастотные характеристики УПТ

На рис. 1.1 изображены АЧХ и ФЧХ усилителя звуковых частот (УЗЧ) и усилителя постоянного тока [1]. Из сравнения этих характеристик следует:

- **главным отличительным признаком УПТ является то, что его нижняя граничная частота равна нулю**, т.е. для него характерно сохранение конечной величины коэффициента усиления даже для сигналов с нулевой частотой;

- УПТ более универсален, нежели УЗЧ, и может использоваться не только для усиления сигналов со звуковыми частотами, но и сигналов, меняющихся во времени сколь угодно медленно.

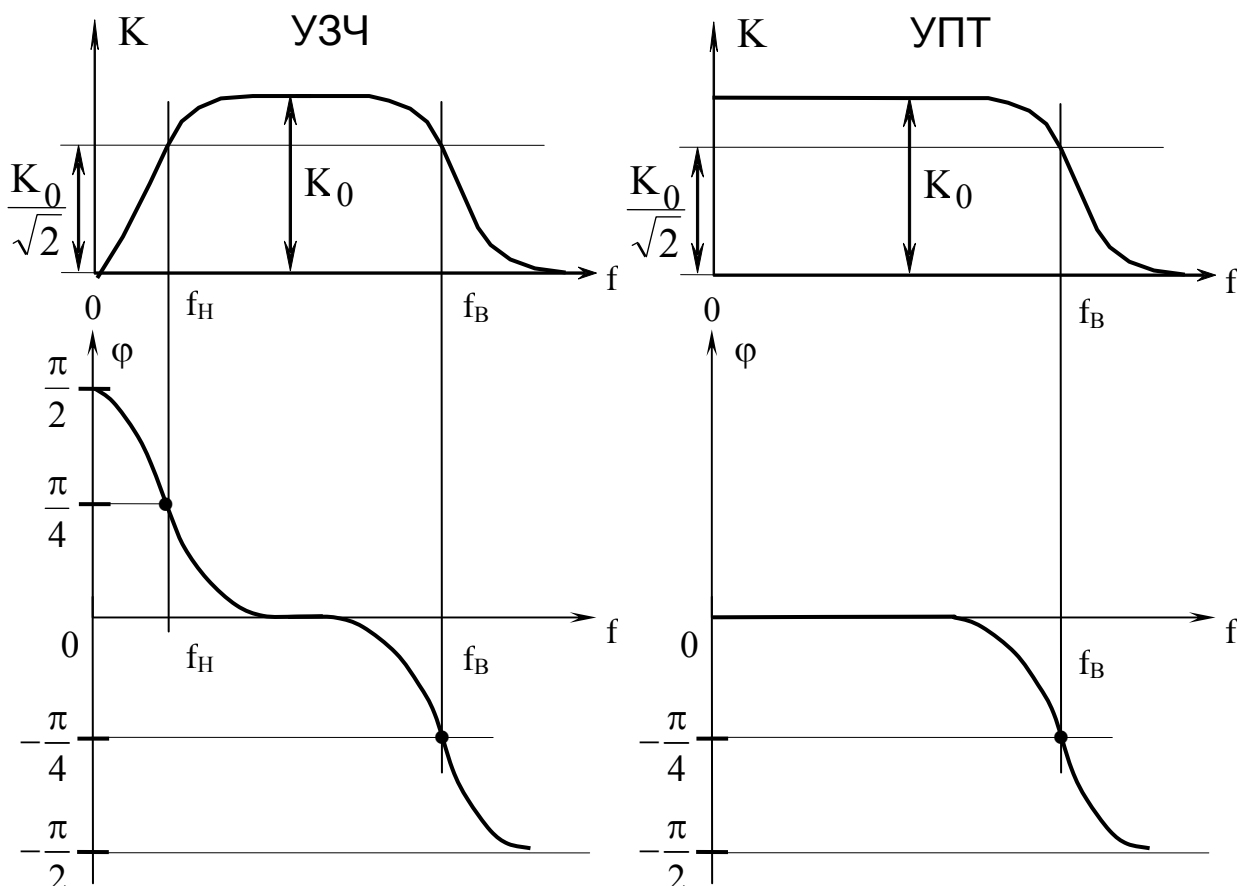


Рис. 1.1

Поскольку усилитель постоянного тока усиливает сигналы с частотами, начиная с нуля, то использовать конденсаторы в цепи эмит-

терной термостабилизации и для организации межкаскадной связи в схеме УПТ нельзя, т.к. эти конденсаторы искажают АЧХ и ФЧХ в области нижних частот [1]. Следовательно, **межкаскадное согласование в многокаскадных усилителях постоянного тока следует осуществлять только с использованием непосредственной (гальванической) связи, а согласование с источником сигнала и нагрузкой – с использованием, опять же, непосредственной связи или мостовых схем [1].**

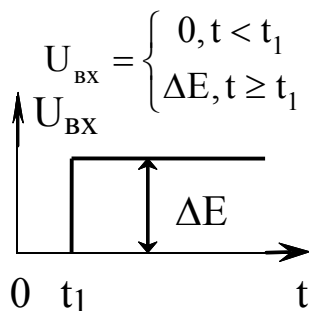


Рис. 1.2

При проведении теоретических и экспериментальных исследований УПТ, работающего со звуковыми сигналами, удобно в качестве испытательного сигнала подавать на его вход гармоническое колебание, а при работе в самой характерной для него точке, т.е. при $\omega = 0$, – скачок постоянного напряжения (рис. 1.2). Исследование усилителя с первым типом тестового сигнала проведено в [1]. В связи с этим **интерес представляет рассмотрение поведения каскада**

при подаче на его вход скачка постоянного напряжения.

1.1.2. Дрейф нуля

Усилителем постоянного тока усиливается не постоянная составляющая тока или напряжения на его входе, а ее изменение. Допустим, что постоянная составляющая на входе изменилась на величину ΔE . Усилитель постоянного тока усиливает это изменение в K_0 раз и по сравнению с исходным уровнем на выходе

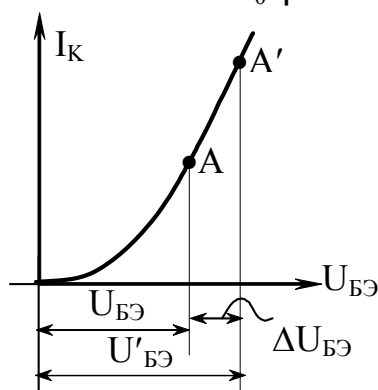


Рис. 1.3

будет иметь место изменение постоянной составляющей на величину $\Delta U_{ВЫХ} = K_0 \Delta E$.

Рассмотрим случай, когда на входе УПТ сигнал отсутствует. Но, например, изменилась температура, что вызовет смещение рабочей точки (рис. 1.3) на проходной вольт-амперной характеристике (ВАХ), т.е. изменится постоянное напряжение между базой и эмиттером на величину $\Delta U_{БЭ}$ [1].

Из-за этого изменения напряжение на выходе тоже изменится на величину $\Delta U_{ВЫХ} = K_0 \Delta U_{БЭ}$. Это изменение воспринимается нами как полезный сигнал, хотя источник сигнала отключен. В результате в устройстве или системе, в которую входит рассматриваемый усилитель, произойдет **ложное срабатывание**.

Таким образом, общим и наиболее важным недостатком УПТ является существенное влияние на постоянную составляющую усиленного (выходного) напряжения неизбежных изменений в положении

рабочей точки активных элементов из-за действия различных дестабилизирующих факторов.

В результате при отсутствии сигнала напряжение на выходе уже не будет равно нулю, и появившееся напряжение вызовет как непрерывное медленное (с частотами, измеряемыми единицами и долями герц), так и случайные более быстрые изменения нулевого уровня. Эта **нестабильность нулевого значения выходного напряжения или тока называется дрейфом нуля**.

Наличие дрейфа затрудняет выполнение усилительных устройств с большим коэффициентом усиления, и борьба с дрейфом является основной проблемой при их осуществлении.

Дрейф первого каскада, усиливаясь всеми последующими каскадами, составляет основную долю полного дрейфа на выходе усилительного устройства. Поэтому основное внимание уделяют уменьшению дрейфа первых каскадов.

К дестабилизирующим факторам кроме изменения температуры, как это следует из выражения для величины напряжения смещения в рабочей точке [1]

$$E_{БЭ_0} = E_{П} R_2 / (R_1 + R_2),$$

где $E_{П}$ – ЭДС источника питания, а R_1 и R_2 – соответственно сопротивления верхнего и нижнего плеч базового делителя, в первую очередь относят:

- нестабильность источников питания;
- постепенное изменение параметров активных и пассивных элементов схемы, вызванное их старением (эти изменения происходят интенсивно в начальный период эксплуатации и с течением времени уменьшаются);

- изменения давления и влажности окружающей среды.

Основными способами уменьшения дрейфа являются:

- уменьшение пределов изменения дестабилизирующих величин, что достигается использованием в УПТ вместо германиевых кремниевых транзисторов, имеющих значительно меньший тепловой ток $I_{КТ}$ коллекторного перехода; применением термостатирования, особенно транзисторных усилителей; использованием стабилизированных источников питания; осуществлением искусственного старения за счет применения специальных технологических приемов, позволяющих состарить элементы за короткий промежуток времени; герметизацией устройств;

- применение цепей термокомпенсации [1];

- применение местной и межкаскадной отрицательных обратных связей, т.е. цепей термостабилизации [1];

- применение оригинальных схемных решений, к которым можно отнести схемы усилителей с преобразованием спектра входного сигнала, а также схемы балансных (мостовых) усилителей: несимметричные и симметричные, с последовательным и параллельным включе-

нием активного элемента по отношению к источнику питания [2].

Термостатирование значительно усложняет и удорожает аппаратуру, поэтому используется лишь при особой необходимости.

Применение для стабилизации питающих напряжений электронных, магнитных или феррорезонансных стабилизаторов усложняет источники питания и существенно повышает их стоимость.

В термокомпенсационных схемах хороший эффект обычно достигается лишь в узком диапазоне температур. Кроме того, цепи термокомпенсации и термостабилизации не позволяют уменьшить дрейф в УПТ до пренебрежимо малых значений [2].

Значительно снизить требования к изменению диапазона рабочих температур, стабильности источников питания, старению элементов схемы, изменению давления и влажности позволяют схемотехнические решения.

Наиболее эффективным схемным решением, резко уменьшающим дрейф нуля, является схема параллельного балансного усилителя, получившего название **дифференциального (разностного) каскада** (ДК) [2, 3, 4]. К несомненным преимуществам этого усилителя можно отнести подавление синфазных помех, возможность многокаскадного включения и симметрирования плеч, более гибкого, разностороннего использования за счет двух, а в последнее время и трех управляющих входов.

1.2. Базовая схема дифференциального каскада

Основным типом транзисторов современных ДК являются биполярные транзисторы, так как они позволяют получить на один-два порядка большее усиление и имеют меньший дрейф по сравнению с ДК на полевых транзисторах. Последние применяются в тех случаях, когда необходимо получить большое входное сопротивление [5].

Дифференциальный каскад собирается на двух транзисторах, имеющих общую эмиттерную цепь, в которую включен резистор $R_Э$, а в коллекторные цепи каждого транзистора соответственно включены резисторы $R_{К_1}$ и $R_{К_2}$ (рис.1.4). Базовые цепи снабжены резисторами $R_{Б_1}$ и $R_{Б_2}$. Следует иметь в виду, что ту роль, которую выполняют эти резисторы в базовой схеме ДК, выполняют внутренние сопротивления источников сигналов, подключаемых ко входам V_{x_1} и V_{x_2} . Питание каскада обычно осуществляют от двух источников питания ($E_{П_1}$ и $E_{П_2}$), но можно построить схему и с одним источником.

Часть схемы, относящаяся к транзистору VT_1 , называется левым плечом каскада, к транзистору VT_2 – правым плечом. **Плечи каскада должны быть симметричными.**

Это означает, что транзисторы VT_1 и VT_2 должны быть абсолютно одинаковыми, чего легко можно достичь лишь в интегральном

исполнении, и работать в одинаковых режимах, что обеспечивается выполнением следующих равенств: $R_{K_1} = R_{K_2} = R_K$, $R_{B_1} = R_{B_2} = R_B$, $|E_{\Pi_1}| = |E_{\Pi_2}| = |E_{\Pi}|$. Для удовлетворения последнего равенства E_{Π_1} и E_{Π_2} выполняются, как правило, не в виде отдельных источников питания, а как плечи двуполярного источника питания.

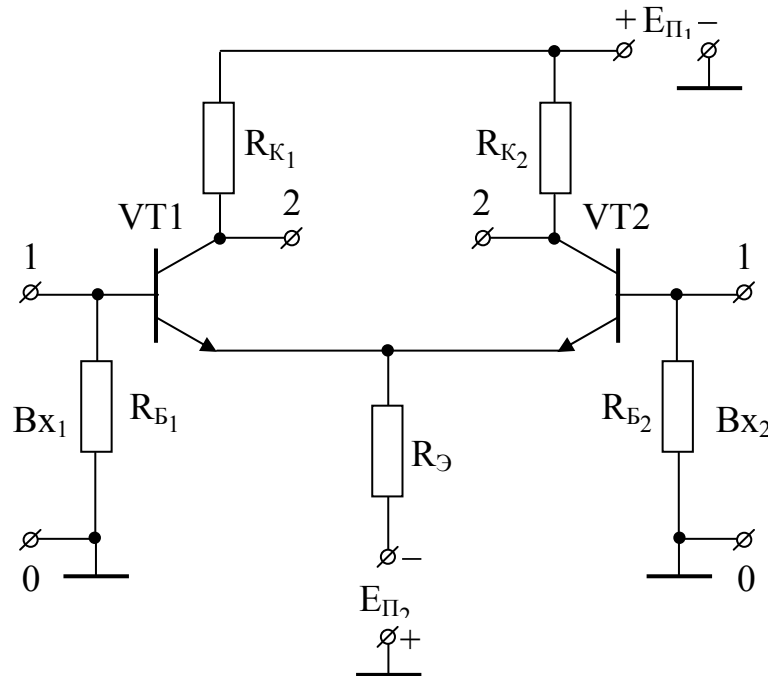


Рис. 1.4

Дифференциальный каскад имеет два плечевых входа (1 – 0) и один дифференциальный вход (1 – 1). Если напряжения на плечевых входах равны U_{BX1} и U_{BX2} , то напряжение на дифференциальном входе U_{1-1} можно легко найти, составив следующее выражение на основании закона Кирхгофа: $U_{BX1} = U_{1-1} + U_{BX2}$. Отсюда

$$U_{1-1} = U_{BX1} - U_{BX2}. \quad (1.1)$$

Таким образом, **напряжение на дифференциальном входе ДК равно разности напряжений, прикладываемых к его плечевым входам**, в связи с чем этот вход и получил название дифференциального, или разностного.

Выходное напряжение в ДК можно снимать как с сопротивлений в коллекторных цепях, аналогично тому, как это осуществлялось в схеме резистивного каскада по СОЭ, так и с полюсов (2 – 2), включив между ними сопротивление нагрузки. Таким образом, ДК имеет два плечевых выхода (2 – 0) и один дифференциальный выход (2 – 2).

Наибольший выигрыш в ДК с точки зрения усилительных свойств и борьбы с дрейфом реализуется, когда используются дифференциальный вход и дифференциальный выход. Поэтому именно этот вариант в дальнейшем и рассматривается.

1.3. Режимы работы дифференциального каскада

При исследовании любого каскада обычно проводят анализ этого каскада отдельно по постоянному току и по сигнальной составляющей (по переменному току). Учитывая то обстоятельство, что дифференциальный каскад значительно ослабляет дрейф нуля, есть смысл его анализ проводить не только при работе по двум, указанным выше направлениям, но и в режиме работы по дрейфовой составляющей.

1.3.1. Режим работы по постоянному току

При рассмотрении работы каскадов по постоянному току источники сигналов к каскаду не подключают, поэтому на рис. 1.5 пунктиром показана лишь желательная схема подключения источника сигнала и нагрузки к дифференциальному каскаду. Из рассмотрения маршрутов протекания постоянных токов через транзисторы VT1 и VT2 видно, что в организации тока коллектора каждого их транзисторов участвуют оба источника питания: $E_{П1}$ и $E_{П2}$. На величину этого тока существенное влияние оказывает величина сопротивления $R_Э$ в эмиттерной цепи каскада, причем сопротивление $R_Э$ подбирается сравнительно небольшим, поскольку напряжение на нем не должно превышать величину $U_{R_Э} \approx (0,1...0,3)2E_{П1}$ [1].

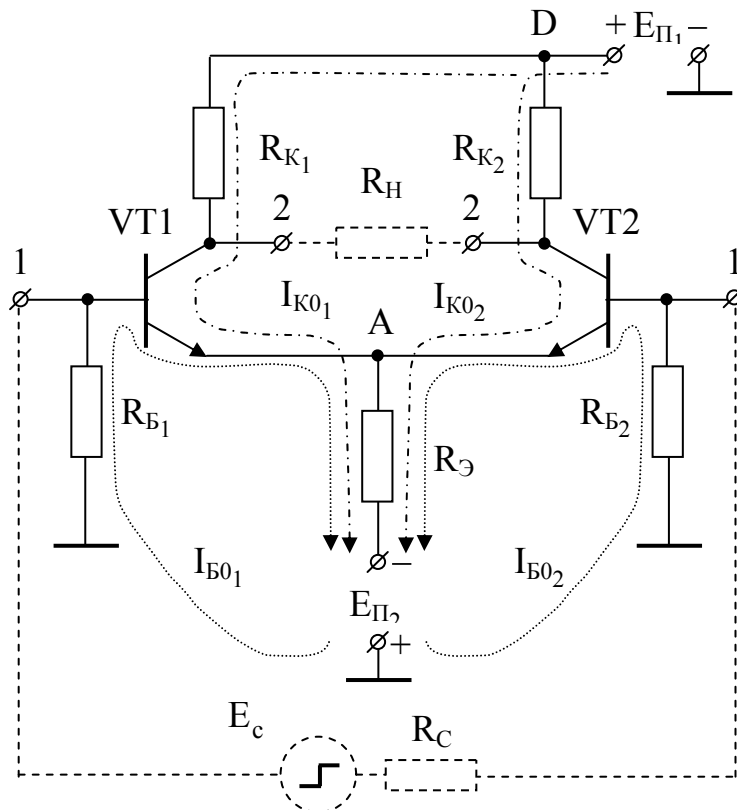


Рис. 1.5

В организации тока базы каждого транзистора участвует только один источник питания $E_{П2}$. В каскаде организована цепь смещения

фиксированным током базы, величина которого устанавливается резистором $R_{\text{Э}}$.

При симметрии схемы ($I_{K_{01}} = I_{K_{02}} = I_{K_0}$, $I_{B_{01}} = I_{B_{02}} = I_{B_0}$) через резистор $R_{\text{Э}}$ протекает ток $2I_{\text{Э}_0} = 2(I_{K_0} + I_{B_0}) \approx 2I_{K_0}$.

Перерисуем схему каскада со стороны входа в виде, изображенном на рис. 1.6. Полученная схема представляет собой мост, в одну диагональ которого (между точкой А и корпусом) подключен источник питания $E_{\text{П}_2}$, а в другую диагональ (между полюсами 1-1) – источник сигнала, причем мостовая схема оказалась сбалансированной, поскольку $R_{B_1} = R_{B_2}$ и $R_{B_{\text{Э}_1}} = R_{B_{\text{Э}_2}}$, т.е. точки 1-1 эквипотенциальные.

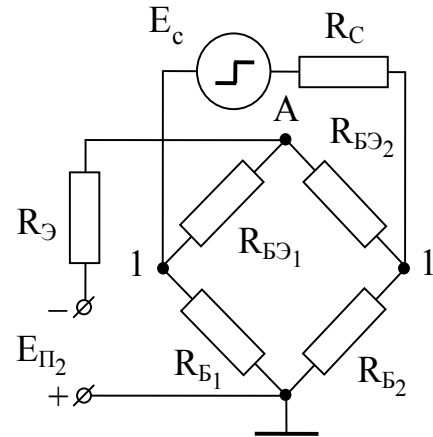


Рис. 1.6

Таким образом, **в дифференциальном каскаде реализована мостовая схема согласования источника сигнала со входом каскада.**

Теперь перерисуем схему каскада на рис. 1.5 со стороны выхода (рис. 1.7).

Снова имеем мостовую схему. В диагональ AD включены последовательно источник питания $E_{\text{П}_1}$, $E_{\text{П}_2}$ и резистор $R_{\text{Э}}$, а в диагональ между полюсами 2-2 – нагрузка.

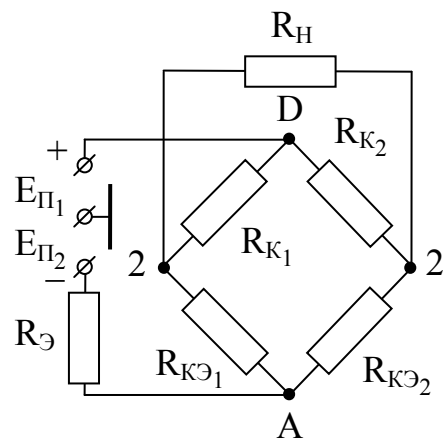


Рис. 1.7

Мост сбалансированный, т.к. $R_{K_1} = R_{K_2}$, а $R_{K_{\text{Э}_1}} = R_{K_{\text{Э}_2}}$. Точки 2-2 эквипотенциальные.

В схеме дифференциального каскада реализована мостовая схема согласования нагрузки с выходом каскада.

1.3.2. Режим работы по сигнальной составляющей

Подключим к дифференциальному входу каскада источник сигнала, который создаст в момент времени t_1 между полюсами 1-1 скачок постоянного напряжения ΔE (см. рис. 1.2) указанной на рис. 1.8 полярности (плюсом на базе транзистора VT1 и минусом на базе транзистора VT2).

На рис. 1.9 изображены проходные ВАХ транзисторов VT1 и VT2 и изменения их токов и напряжений во времени. Поскольку схема симметрична, то проходные ВАХ транзисторов одинаковые и рабочие точки на них выбираются в одном и том же месте, т.е. между базой и эмиттером каждого транзистора обеспечиваются одинаковые напря-

жения смещения $E_{БЭ01} = E_{БЭ02} = E_{БЭ0}$ положительным потенциалом на базе, отрицательным – на эмиттере.

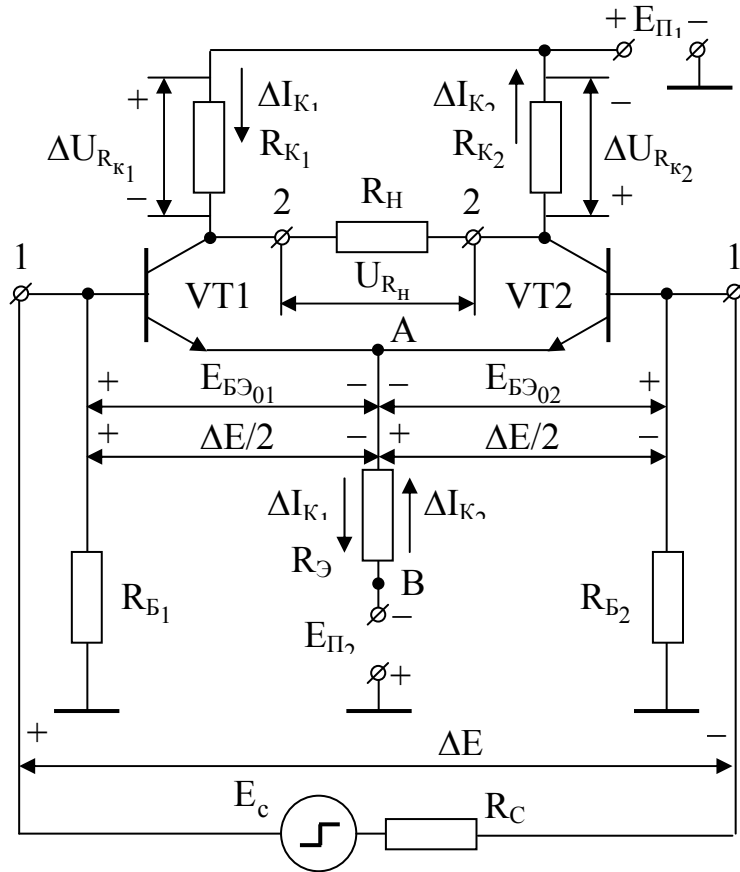


Рис. 1.8

Скачок постоянного напряжения ΔE , согласно закону Кирхгофа, поделится между входами транзисторов поровну:

$$\Delta E_{БЭ1} = \Delta E_{БЭ2} = \Delta E_{БЭ} = \Delta E/2.$$

Но эти приращения постоянного напряжения к исходному напряжению смещения между базами и эмиттерами транзисторов $E_{БЭ0}$ будут добавлены в противофазе, т.е. исходное напряжение смещения транзистора VT1 увеличится на величину $\Delta E/2$, а транзистора VT2 уменьшится на эту же величину. Это, в свою очередь, приведет к тому, что рабочая точка на проходной ВАХ транзистора VT1 сместится вверх, а на проходной ВАХ транзистора VT2 – вниз. В результате ток коллектора транзистора VT1 увеличится на величину ΔI_{K1} , а транзистора VT2 уменьшится на величину ΔI_{K2} . Если учесть, что рабочая точка обычно выбирается на линейном участке проходной ВАХ [1], и, кроме того, потребовать, чтобы она была выбрана на середине этого участка, то изменения токов каждого транзистора будут равны по величине, т.е. $\Delta I_{K1} = \Delta I_{K2} = \Delta I_K$, но противоположны по направлению.

На рис. 1.8 в коллекторных и эмиттерной цепях показаны направления приращений коллекторных токов транзисторов ΔI_{K1} и ΔI_{K2} по

сравнению с направлениями протекания исходных постоянных токов покоя I_{K01} и I_{K02} транзисторов VT1 и VT2. В транзисторе VT1 эти направления совпадают, а в транзисторе VT2 – противоположны.

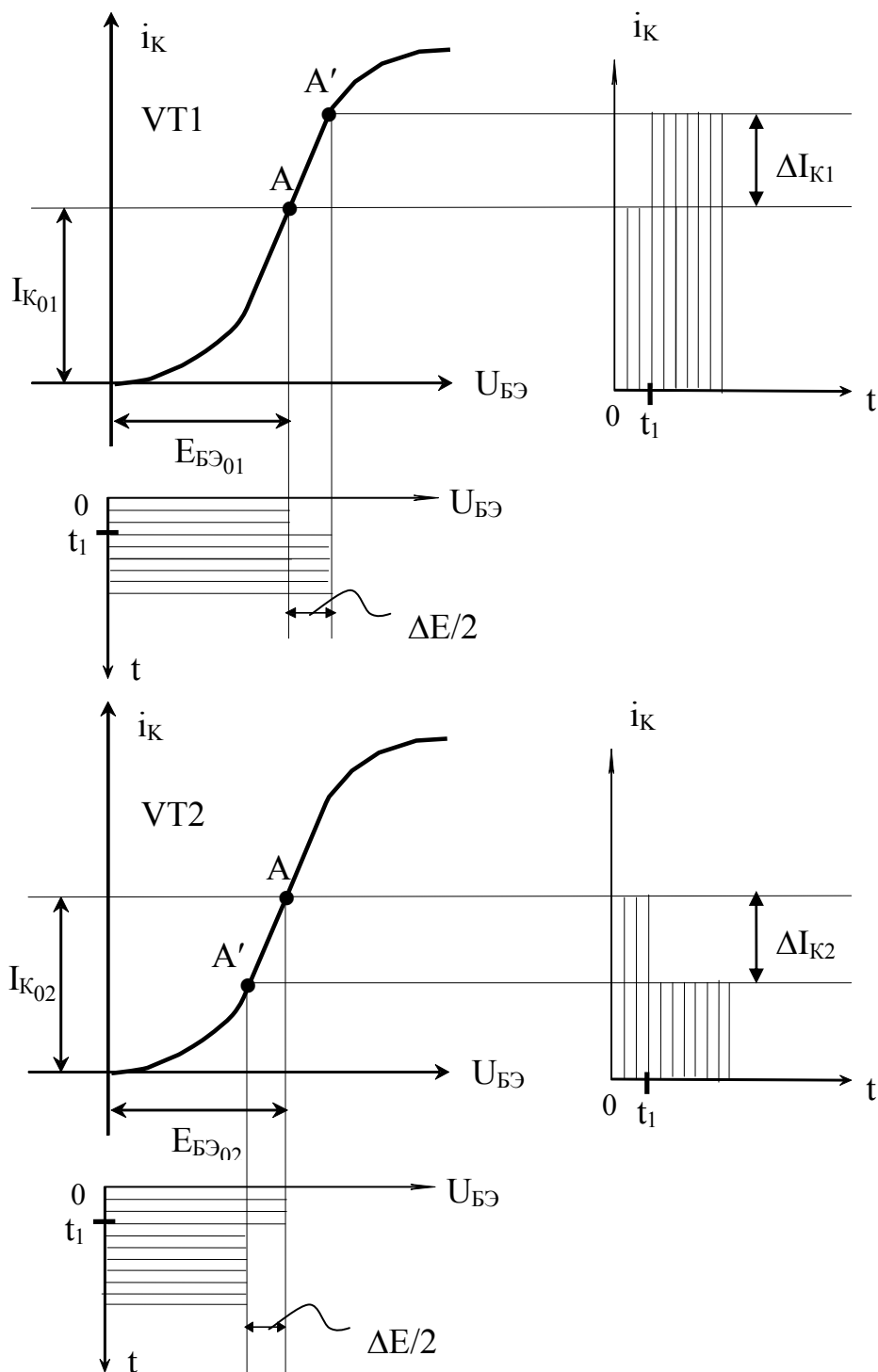


Рис. 1.9

Приращения токов ΔI_{K1} и ΔI_{K2} создают дополнительные падения напряжений на резисторах R_{K1} и R_{K2} ($\Delta U_{R_{K1}} = \Delta I_{K1} R_{K1}$ и $\Delta U_{R_{K2}} = \Delta I_{K2} R_{K2}$). В силу симметрии схемы эти приращения напряже-

ний равны друг другу, т.е. $\Delta U_{R_{K1}} = \Delta U_{R_{K2}} = \Delta U_{R_K}$. Полярность приращений напряжений указана на рис 1.8.

Из рисунка видно, что если приращения напряжений измерить на плечевых выходах, то они будут равны друг другу, но противоположны по фазе, если же измерить на сопротивлении нагрузки R_H , то приращение на нем окажется в два раза больше, чем приращение в каждом плече, что следует из уравнения

$$\Delta U_{R_H} = \Delta U_{R_{K1}} + \Delta U_{R_{K2}} = 2\Delta U_{R_K},$$

которое можно записать на основании закона Кирхгофа.

Таким образом, **по сигнальной составляющей в дифференциальном каскаде напряжение на дифференциальном выходе в два раза больше, чем напряжение на каждом из его плеч.**

Определим падение напряжения на резисторе $R_{Э}$ от протекания через него приращений токов ΔI_{K1} и ΔI_{K2} :

$$\Delta U_{R_{Э}} = (\Delta I_{K1} - \Delta I_{K2})R_{Э} = 0.$$

Следовательно, в ДК по сигнальной составляющей напряжение на резисторе $R_{Э}$ отсутствует, т.е. точки А и В эквипотенциальные.

В схемах резистивных каскадов с общим эмиттером, общим коллектором и общей базой резистор $R_{Э}$ выполнял роль резистора, на котором формировалось напряжение отрицательной обратной связи [1]. В дифференциальном же каскаде, хотя в цепи эмиттера резистор $R_{Э}$ и присутствует, напряжение при подаче на вход каскада сигнала не создается.

Таким образом, **по сигнальной составляющей в дифференциальном каскаде отрицательная обратная связь отсутствует.**

На основании вывода о том, что по сигнальной составляющей точки А и В в ДК эквипотенциальные, особо следует отметить, что в данном режиме работы становится абсолютно безразличным, какую величину будет иметь сопротивление резистора $R_{Э}$ в цепи эмиттера.

Организовать подачу сигнала на дифференциальный вход каскада можно несколькими способами.

Во-первых, руководствуясь соотношением (1.1), можно использовать два стандартных источника сигнала, подключая их соответственно к одному и ко второму плечевым входам. Под стандартным источником сигнала понимается источник, имеющий два вывода: потенциальный и корпусный.

Во-вторых, подключая один стандартный источник сигнала к одному из плечевых входов, но при этом второй плечевой вход, соединяя с корпусом, как это показано на рис. 1.10. Теоретически нарушения симметрии схемы ДК в этом случае не происходит, т.к. в источниках сигнала внутреннее сопротивление обычно мало, его стремятся сделать близким к нулю [1]. В реальных схемах ко второму плечевому входу подключают резистор R_B , сопротивление которого равно сопротивлению источника сигнала по постоянному току.

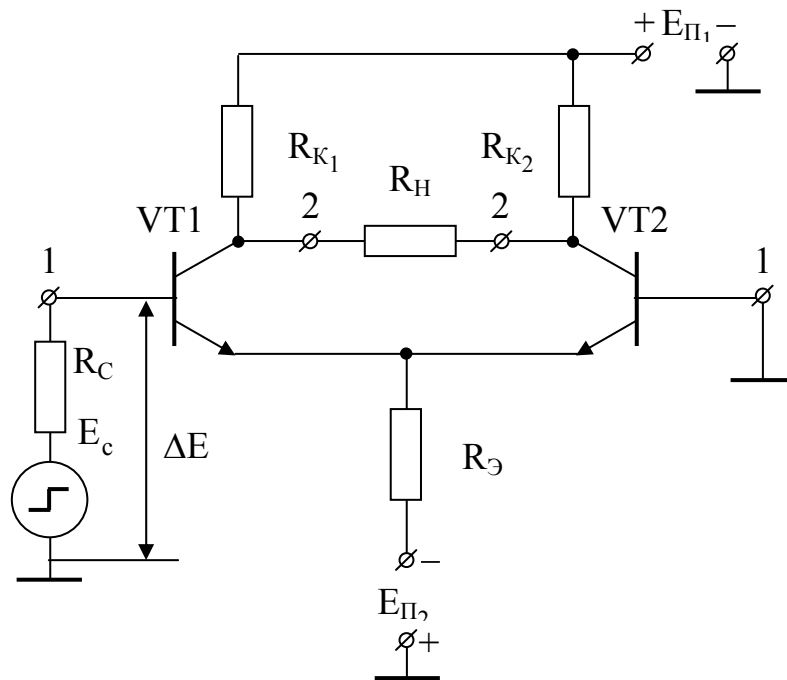


Рис. 1.10

В-третьих, используя источник сигнала с двумя потенциальными выводами. Например, если источником сигнала служит предыдущий дифференциальный каскад и напряжение снимается с его дифференциального выхода.

1.3.3. Режим работы по дрейфовой составляющей

Условие симметрии каскада осуществляется наилучшим образом, если ДК выполняется по интегральной технологии. В этом случае, т.к. расстояния между транзисторами на общей полупроводниковой подложке измеряются микронами, можно с уверенностью сказать, что свойства транзисторов практически одинаковые. Это означает, что если на транзисторы воздействует какой-либо дестабилизирующий фактор, то он вызывает одинаковые изменения их постоянных токов и напряжений.

Пусть к дифференциальному каскаду никакие источники сигнала не подключены (рис. 1.11), но он подвержен воздействию какого-либо дестабилизирующего фактора, например температуры.

На рис. 1.12 приведена проходная ВАХ транзисторов VT1 и VT2, на которой выбрано положение рабочей точки А. В соответствии с этим выбором за счет подбора сопротивления R_E в цепи эмиттера между базой и эмиттером каждого транзистора обеспечено напряжение $E_{БЭ_0}$ с положительным потенциалом на базе по отношению к эмиттеру.

При увеличении температуры рабочие точки обоих транзисторов смещаются вверх по проходной ВАХ, что вызывает одинаковые по величине и направлению приращения коллекторных токов ΔI_K и оди-

наковые по величине и фазе приращения напряжений между базами и эмиттерами транзисторов $\Delta E_{БЭ}$.

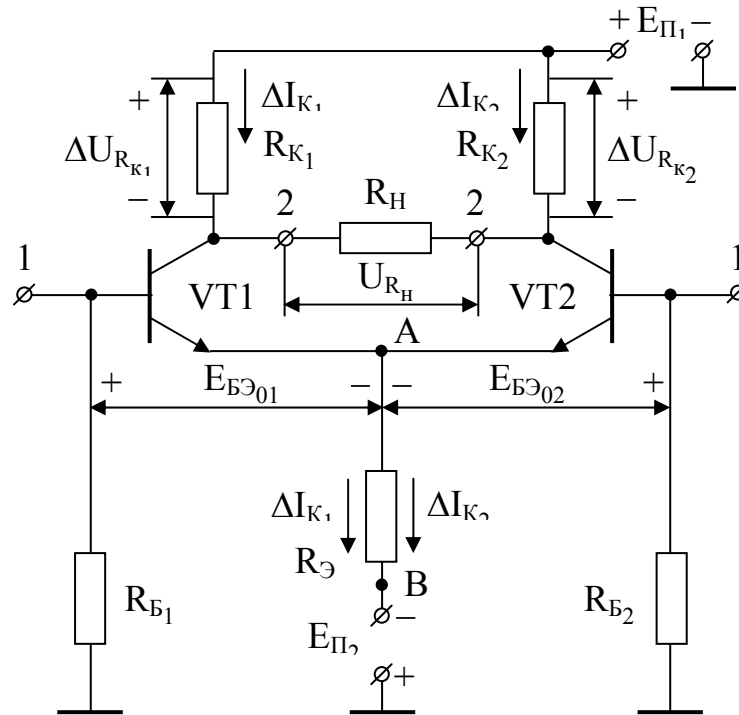


Рис. 1.11

Приращения токов создадут дополнительные падения напряжений на резисторах $R_{К1}$ и $R_{К2}$, равные по величине и совпадающие по фазе, т.е. на каждом плече дифференциального каскада появляются напряжения дрейфа $\Delta U_{R_{К1}} = \Delta U_{R_{К2}} = \Delta U_{R_{К}}$, которые являются результатом усиления приращений напряжений на входе каскада, вызванных воздействием дестабилизирующего фактора, т.е. $\Delta U_{R_{К}} = \Delta E_{БЭ} K_0$.

Напряжение же дрейфа на нагрузке $R_{Н}$, подключенной к дифференциальному выходу каскада при полной симметрии схемы, как это видно из рис. 1.11, отсутствует, т.к. $\Delta U_{R_{Н}} = \Delta U_{R_{К1}} - \Delta U_{R_{К2}} = 0$.

Таким образом, **симметрия схемы – это первый механизм подавления дрейфовой составляющей в дифференциальном каскаде.**

Рассмотрим процессы, происходящие в эмиттерной цепи каскада.

Приращения коллекторных токов обоих транзисторов на резисторе $R_{Э}$ создадут приращение напряжения $\Delta U_{R_{Э}} = (\Delta I_{К1} + \Delta I_{К2}) R_{Э} = 2\Delta I_{К} R_{Э}$, которое является напряжением обратной связи.

Следовательно, по дрейфовой составляющей ДК оказывается охваченным последовательной отрицательной обратной связью по току, которая приводит к уменьшению коэффициента усиления каскада K_0 [1], в результате чего дрейфовые напряжения на резисторах $R_{К1}$ и $R_{К2}$ уменьшаются. Чем больше величина сопротивления $R_{Э}$, тем глуб-

же обратная связь и тем сильнее подавляется дрейфовая составляющая.

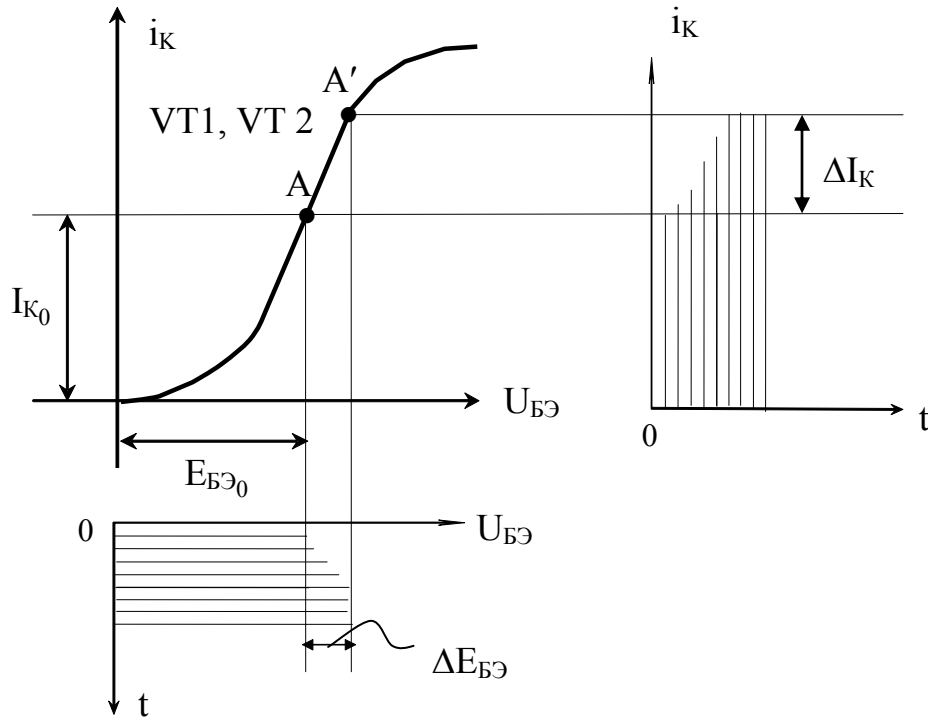


Рис. 1.12

Вторым механизмом подавления дрейфовой составляющей в дифференциальном каскаде является введение глубокой последовательной отрицательной обратной связи по току.

1.4. Основные характеристики и показатели работы дифференциального каскада

1.4.1. Амплитудно- и фазочастотные характеристики

Основными характеристиками для ДК, как и для любого другого усилительного каскада, являются его амплитудно- и фазочастотные характеристики (см. рис. 1.1), дающие представление о поведении каскада в различных областях частот и позволяющие судить о его коэффициенте усиления и верхней граничной частоте.

Для оценки усилительных свойств дифференциального каскада вводят понятия дифференциального, дифференциально-плечевого и плечевого коэффициентов усиления [5]. В общем случае эти коэффициенты комплексные, но поскольку интерес представляет анализ ДК в характерной точке, т.е. при $\omega = 0$, где реактивности отсутствуют, то есть смысл работать с действительными величинами.

Дифференциальный коэффициент усиления представляет собой отношение напряжения на дифференциальном выходе к напряжению на дифференциальном входе: $K_D = U_{2-2}/U_{1-1}$. Дифференциально-плечевой – это отношение напряжения на плечевом выходе к напря-

жению на дифференциальном входе: $K_{ДП} = U_{2-0}/U_{1-1}$. Из проведенного анализа работы каскада по сигнальной составляющей понятно, что при полной симметрии схемы этот коэффициент усиления в два раза меньше дифференциального. Плечевой коэффициент усиления $K_{П} = U_{2-0}/0,5U_{1-1} = K_{Д}$.

Коэффициент усиления УПТ при работе в характерной точке, в области нижних частот и области средних частот остается величиной постоянной. Здесь же фиксируется отсутствие каких-либо фазовых сдвигов. Завал АЧХ каскада и наличие фазовых сдвигов в области верхних частот обусловлены, как и в резистивном каскаде по схеме с общим эмиттером [1], присутствием выходных емкостей транзистора, паразитной емкостью монтажа, емкостью нагрузки (входной емкостью следующего каскада). Верхняя граничная частота каскада определяется как координата на частотной оси точки пересечения АЧХ каскада с горизонтальной прямой, которая проводится на уровне, в $\sqrt{2}$ раз меньшем коэффициента усиления в области средних частот.

1.4.2. Передаточная характеристика

Передаточной характеристикой ДК называют зависимость приращений постоянного напряжения на дифференциальном выходе от приращений постоянного напряжения на дифференциальном входе, причем приращения напряжений на входе могут быть как положительными, так и отрицательными. На рис. 1.13 приведена передаточная характеристика ДК в случае полной симметрии каскада.

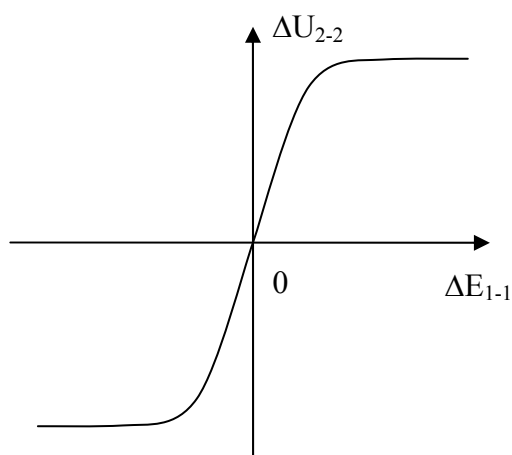


Рис. 1.13

Характеристика снимается экспериментально, но при аналитических расчетах ее желательно аппроксимировать какой-либо математической зависимостью. Оказалось, что наиболее удачно эта характеристика описывается гиперболическим тангенсом. В этом можно убедиться, если вспомнить, что активный участок проходной ВАХ обычно аппроксимируют экспоненциальной зависимостью $i_K = i_S [\exp(U_{БЭ}/\varphi_T) - 1]$, где φ_T – тепловой потенциал ($\varphi_T = 26$ мВ); i_S – коэффициент, имеющий размерность тока [1]. Воспользовавшись этой аппроксимацией, запишем выражения для коллекторных токов транзисторов VT1 и VT2 при подаче на дифференциальный вход каскада скачка напряжения ΔE (см. рис. 1.9):

зависимостью. Оказалось, что наиболее удачно эта характеристика описывается гиперболическим тангенсом. В этом можно убедиться, если вспомнить, что активный участок проходной ВАХ обычно аппроксимируют экспоненциальной зависимостью $i_K = i_S [\exp(U_{БЭ}/\varphi_T) - 1]$, где φ_T – тепловой потенциал ($\varphi_T = 26$ мВ); i_S – коэффициент, имеющий размерность тока [1]. Воспользовавшись этой аппроксимацией, запишем выражения для коллекторных токов транзисторов VT1 и VT2 при подаче на дифференциальный вход каскада скачка напряжения ΔE (см. рис. 1.9):

$$I_{K1} = i_S \left\{ \exp \left[\left(E_{БЭ_0} + \Delta E / 2 \right) / \varphi_T \right] - 1 \right\}, \quad I_{K2} = i_S \left\{ \exp \left[\left(E_{БЭ_0} - \Delta E / 2 \right) / \varphi_T \right] - 1 \right\}.$$

Если учесть, что $\exp\left[\left(E_{\text{БЭ}_0} \pm \Delta E/2\right)/\varphi_T\right] \approx 1$ и $I_{\text{К}0} = i_S \exp E_{\text{БЭ}_0}/\varphi_T$, то

$$I_{\text{К}1} = I_{\text{К}0} \exp(+\Delta E/2\varphi_T), \quad (1.2)$$

$$I_{\text{К}2} = I_{\text{К}0} \exp(-\Delta E/2\varphi_T). \quad (1.3)$$

Учитываем, что в эмиттерной цепи по сигнальной составляющей сумма токов $I_{\text{К}1}$ и $I_{\text{К}2}$ равна удвоенному току коллектора в режиме покоя, т.е.

$$I_{\text{К}1} + I_{\text{К}2} = 2I_{\text{К}0}. \quad (1.4)$$

Разделив выражение (1.3) на (1.2), найдем $I_{\text{К}2} = I_{\text{К}1} \exp(-\Delta E/\varphi_T)$. Подставляем найденное соотношение в (1.4) и решаем его относительно тока коллектора первого транзистора:

$$I_{\text{К}1} = \frac{2I_{\text{К}0} \exp(\Delta E/2\varphi_T)}{\left[1 + \exp(-\Delta E/\varphi_T)\right] \exp(\Delta E/2\varphi_T)} = \frac{2I_{\text{К}0} \exp(\Delta E/2\varphi_T)}{\exp(\Delta E/2\varphi_T) + \exp(-\Delta E/2\varphi_T)} =$$

$$= \frac{2I_{\text{К}0} \left[\text{ch}(\Delta E/2\varphi_T) + \text{sh}(\Delta E/2\varphi_T) \right]}{2\text{ch}(\Delta E/2\varphi_T)} = I_{\text{К}0} \left[1 + \text{th}(\Delta E/2\varphi_T) \right]. \quad (1.5)$$

С другой стороны, выражение для этого же тока можно представить таким образом: $I_{\text{К}1} = I_{\text{К}0} + \Delta I_{\text{К}1}$. Из сравнения данного выражения с (1.5) следует, что

$$\Delta I_{\text{К}1} = I_{\text{К}0} \text{th}(\Delta E/2\varphi_T). \quad (1.6)$$

Окончательно выражение для передаточной характеристики получаем в следующем виде:

$$\Delta U_{2-2} = \Delta U_{\text{R}_\text{H}} = 2\Delta I_{\text{К}1} R_{\text{K}} = 2I_{\text{К}0} R_{\text{K}} \text{th}(\Delta E/2\varphi_T). \quad (1.7)$$

1.4.3. Коэффициент ослабления синфазной помехи

Под синфазным сигналом, или синфазной помехой, подразумевают сигнал на обоих плечевых входах ДУ, равный по величине и одинаковый по фазе. Понятно, что к синфазной помехе, в первую очередь, можно отнести, как это следует из подразд. 1.3.3, напряжения, обусловленные воздействием на каскад дестабилизирующих факторов (изменения температуры, питающих напряжений и т.д.). Кроме того, синфазная помеха может быть создана внешними воздействиями, например внешними наводками, фоном, и представлять собой не только постоянные, но и переменные напряжения.

Качество дифференциального усилителя (его приближение к идеальному) оценивается коэффициентом ослабления синфазной помехи $K_{\text{О.С.П}}$, который характеризует способность усилителя выделять слабый противофазный сигнал на фоне сильной синфазной помехи.

Количественно коэффициент ослабления синфазной помехи оценивается как отношение, показывающее, во сколько раз дифферен-

циальный коэффициент усиления K_D каскада больше коэффициента передачи синфазного сигнала $K_{СП}$ на любой несимметричный выход:

$$K_{О.С.П} = K_D / K_{СП} \quad (1.8)$$

Коэффициент ослабления синфазной помехи на симметричном выходе при полной симметрии схемы стремится к бесконечности.

Для экспериментального определения коэффициента передачи синфазного сигнала $K_{СП}$ собирают схему, изображенную на рис. 1.14.

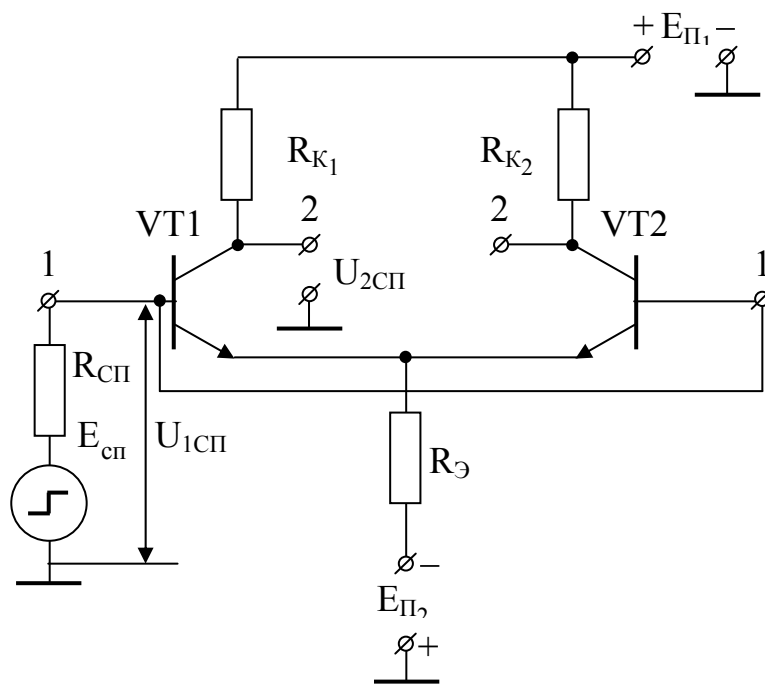


Рис. 1.14

На плечевые входы ДК подают одно и то же входное напряжение от одного и того же стандартного генератора гармонических сигналов, который в данном случае моделирует воздействие синфазной помехи на усилитель. Синфазный сигнал, вызванный воздействием на усилитель дестабилизирующих факторов, в реальных условиях может достигать десятков милливольт. Например, напряжение на переходе база–эмиттер транзистора, вызванное изменениями температуры, в обычном усилительном каскаде с общим эмиттером может достигать 1...3 мВ/град. С учетом, того, что ДК ослабляет синфазный сигнал, величина этой составляющей на выходе каскада будет составлять доли микровольта.

В связи с этим в эксперименте величину испытательного сигнала $U_{1СП}$ подбирают такой, чтобы удобно было производить измерения напряжения $U_{2СП}$ на плечевом выходе ДК.

Эксперимент проводят на средних частотах, коэффициент передачи синфазной помехи рассчитывают по формуле

$$K_{СП} = U_{2СП} / U_{1СП} \cdot$$

В современных ДК удается получить

$$K_{О.С.П} = (80 \dots 120) \text{ дБ.}$$

1.5. Эквивалентная схема ДК

В целях получения аналитических выражений для расчета параметров и характеристик дифференциального каскада, работающего в **линейном режиме**, воспользуемся методом эквивалентных схем. Условия линейности транзистора и алгоритм составления эквивалентных схем каскадов подробно рассмотрены в работе [1].

Для получения большей общности построим эквивалентную схему, справедливую для любого диапазона, в связи с чем подключим к дифференциальному входу источник сигнала, который создаст между полюсами 1-1 в общем случае комплексное напряжение \dot{U}_1 (рис. 1.15).

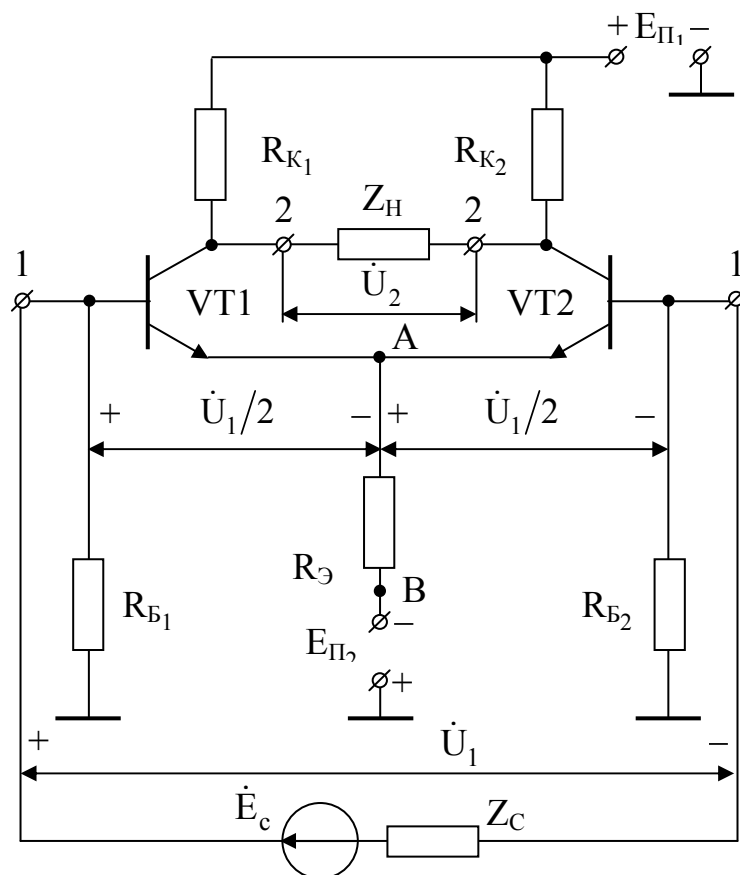


Рис. 1.15

Построение эквивалентной схемы начинаем с того, что заменяем транзисторы их эквивалентными схемами, учитывая, что они соединены друг с другом эмиттерами (рис. 1.16). Напряжение \dot{U}_1 , как было показано в подразд. 1.3.2, разделится между входами транзисторов поровну, но приложится к ним в противофазе, что и указано на эквивалентной схеме с помощью соответствующих величин и направлений токов генераторов.

Эквивалентную схему необходимо составлять по сигнальной (переменной) составляющей, однако для выявления тонкостей построения этой схемы изобразим первоначально на ней все элементы, которые присутствуют на принципиальной схеме (см. рис. 1.16).

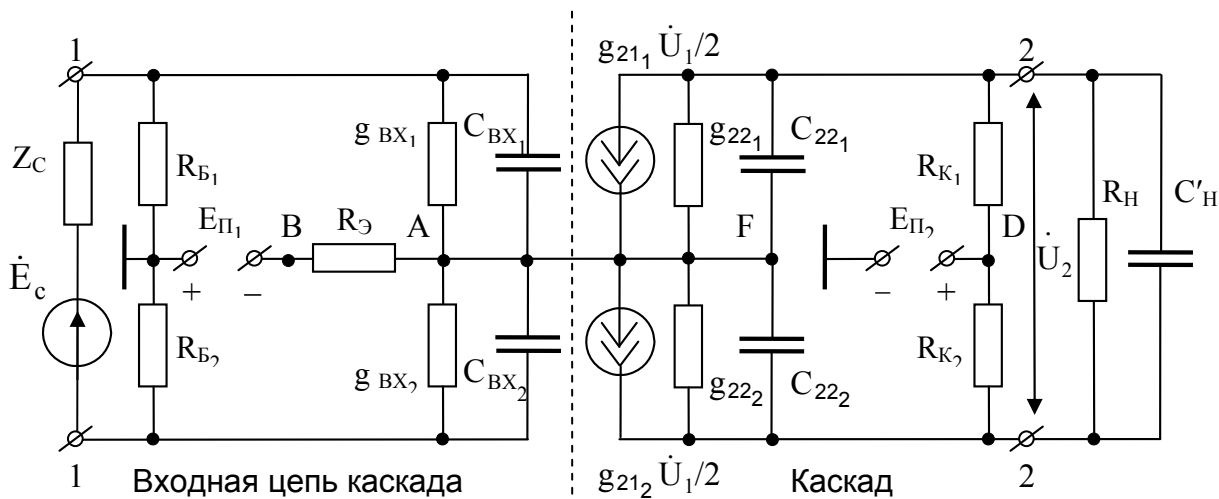


Рис. 1.16

Теперь приведем полученную схему к окончательному виду, изображенному на рис. 1.17. Для этого выполним следующие преобразования:

- заменим источники питания короткозамкнутыми переключками, поскольку источники, как это было показано в [1], по переменной составляющей имеют сопротивление, равные нулю, благодаря подключению к их полюсам блокировочных конденсаторов большой емкости;

- заменим резистор $R_Э$ в цепи эмиттера короткозамкнутой переключкой, учитывая, что по сигнальной составляющей на резисторе $R_Э$ падение напряжения равно нулю;

- поскольку точки F и D оказались по сигнальной составляющей на корпусе, то это дает возможность присоединить резисторы $R_{К1}$ и $R_{К2}$ не к точке D, а к точке F;

- учтем паразитную емкость монтажа C_M схемы, которую подключим параллельно емкости нагрузки $C_Н$, и обозначим это соединение как $C'_Н$.

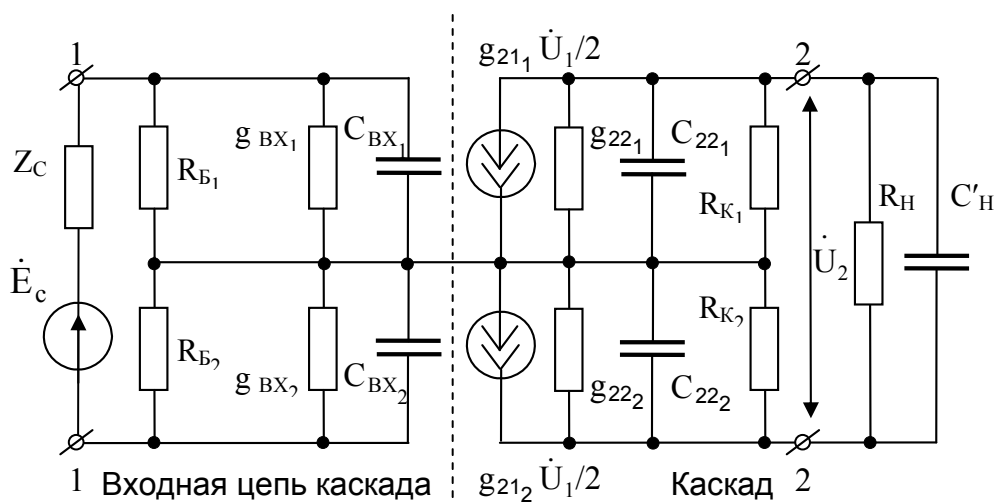


Рис. 1.17

Из рисунка четко видно, что полученная эквивалентная схема состоит из двух изолированных друг от друга частей, которые, если воспользоваться терминологией, использованной в [1], будем называть входной цепью и каскадом.

Принимая во внимание, что $g_{21_1} = g_{21_2} = g_{21}$, перерисуем отдельно схему каскада (рис. 1.18), объединив элементы g_{22_1} , R_{K_1} и C_{22_1} в Z_1 , g_{22_2} , R_{K_2} и C_{22_2} в Z_2 , а R_H и C_H в Z_H . Сопротивления Z_1 и Z_2 при симметрии схемы оказываются равными друг другу.

Введем обозначения токов в отдельных ветвях схемы, как показано на рис. 1.18. Воспользовавшись законом Кирхгофа, составим следующие уравнения в узлах Н, N и P:

$I = i_1 + i_2$; $i_2 = I + i_3$; $i_1 + i_3 + I - I = 0$. Из последнего уравнения следует, что $i_1 = -i_3$, а это позволяет сделать вывод, что общий ток синфазно включенных генераторов $I = g_{21} \dot{U}_1 / 2$ в узле Н делится на два тока, один из которых протекает через два последовательно включенных резистора Z_1 и Z_2 , а второй – через резистор Z_H . В результате напряжение между полюсами 2-2 будет

$$\dot{U}_2 = g_{21} \dot{U}_1 / 2 Y_{\Sigma},$$

где $Y_{\Sigma} = 1/(Z_1 + Z_2) + 1/Z_H = 1/2Z + 1/Z_H = g_{\Sigma} + j\omega C_{\Sigma}$.

К этому же результату можно прийти, используя схему, изображенную на рис. 1.19, которая представляет собой эквивалентную схему резистивного каскада с общим эмиттером.

Таким образом, **эквивалентная схема дифференциального каскада полностью идентична эквивалентной схеме резистивного каскада по схеме с общим эмиттером.**

Важность этого вывода заключается в том, что все результаты анализа, проведенного в [1] для резистивного каскада по СОЭ (характеристики и их зависимость от различных факторов, расчетные соотношения, способы воздействия на основные параметры, характеризующие качество работы каскада), могут быть полностью перенесены на дифференциальный каскад.

Отличия проявляются лишь в том, что генератор имеет в два раза меньшее значение величины тока, т.е. во всех расчетных соотношениях необходимо g_{21} заменить на $g_{21}/2$, а проводимость g_{Σ} и

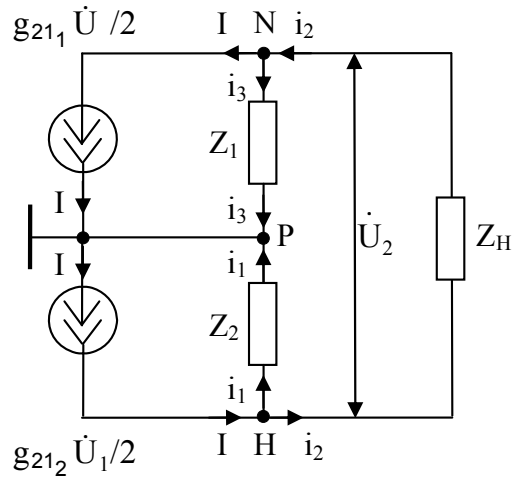
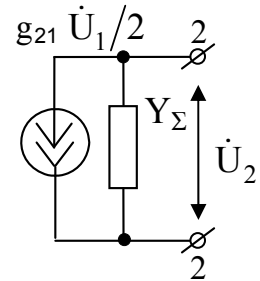
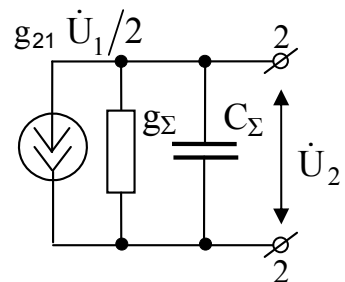


Рис. 1.18



а



б

Рис. 1.19

емкость C_{Σ} , что следует из рассмотрения принципиальной схемы каскада, имеют несколько иное наполнение:

$$g_{\Sigma} = g_{2-2} = \frac{1}{R_H} + \frac{1}{2R_K} + \frac{g_{22}}{2}; \quad (1.9)$$

$$C_{\Sigma} = C_{2-2} = C_H + C_M + \frac{C_{22}}{2}. \quad (1.10)$$

1.6. Направления совершенствования базовой схемы дифференциального каскада

Направления совершенствования базовой схемы ДК обусловлены необходимостью получения больших величин коэффициента усиления, входного сопротивления и коэффициента ослабления синфазной помехи, стремлением к созданию схем, обладающих высокой симметрией плеч, возможностью согласования симметричного (дифференциального) выхода каскада как с симметричным, так и несимметричным входом следующего каскада без потери усилительных свойств и способности эффективно подавлять синфазную помеху.

На основании того, что ДК и резистивный каскад по СОЭ могут быть представлены одной и той же эквивалентной схемой, способы управления коэффициентом усиления, верхней граничной частотой и входным сопротивлением, которые подробно проанализированы в [1] на базе резистивного каскада с общим эмиттером, для дифференциального каскада остаются такими же. В связи с этим представляет интерес рассмотрение лишь особенностей этих способов, вызванных спецификой схемы ДК.

1.6.1. Увеличение коэффициента усиления

В работе [1] было отмечено, что наиболее удачным решением задачи увеличения коэффициента усиления каскадов в интегральном исполнении является использование динамической нагрузки, т.е. замена резистора в цепи коллектора генератором стабильного тока.

Поскольку ДК имеет два резистора в коллекторных цепях, то это приводит к необходимости построения схемы с двумя генераторами стабильного тока (ГСТ), т.е. к необходимости введения в схему четырех дополнительных транзисторов [1]. Однако если учесть, что ДК симметричен, то можно обойтись и тремя транзисторами (рис. 1.20). Для этого делитель напряжения, задающий режимы работы основных транзисторов генератора стабильного тока VT3 и VT4, делают общим. Одно плечо этого делителя для улучшения стабилизации положения рабочих точек транзисторов VT3 и VT4 выполняют в виде термокомпенсирующего элемента на транзисторе VT5 в диодном включении. Такая схема ГСТ получила название симметричной. Управление токами транзисторов VT3 и VT4 осуществляется подбором резистора

R второго плеча делителя. Резисторы R_1 , R_2 , R_3 в эмиттерных цепях транзисторов VT_3 , VT_4 и VT_5 служат для улучшения стабилизации токов транзисторов. Их сопротивления в связи с этим достаточно велики [1]. Кроме того, эти сопротивления одинаковы.

Увеличение коэффициента усиления с одновременным увеличением верхней граничной частоты можно достичь за счет использования буферных каскадов (эмиттерных повторителей), включаемых симметрично в каждое плечо ДК, через которые напряжения с резисторов R_{K_1} и R_{K_2} в коллекторных цепях передаются на полюсы 2-2 дифференциального выхода (рис. 1.21). Буферные каскады выполнены на транзисторах VT_3 , VT_4 и резисторах R_1 , R_2 . Преимущество такой схемы обусловлено использованием трех замечательных свойств эмиттерного повторителя: его высокого входного сопротивления, малой величины входной емкости и большой величины верхней граничной частоты [1].

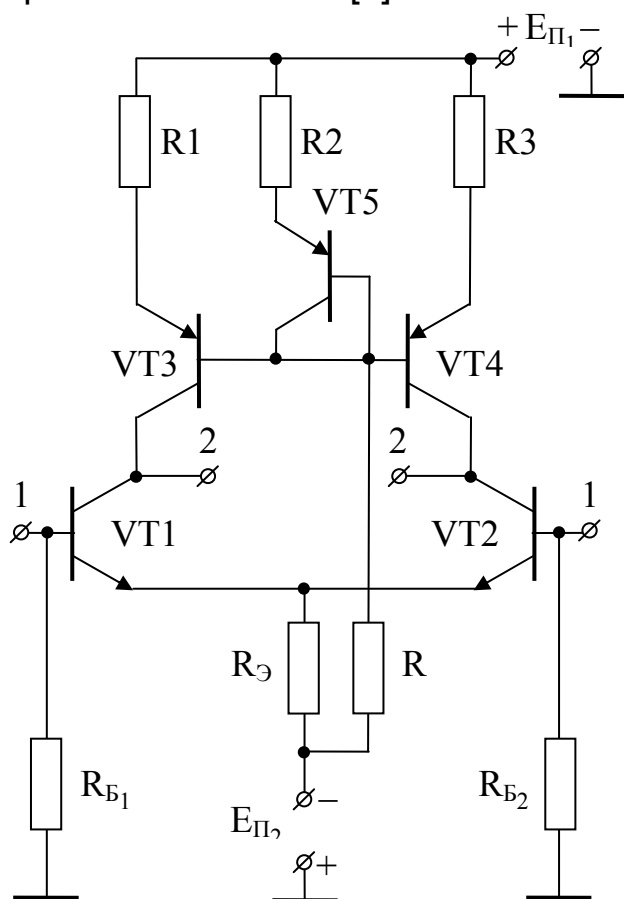


Рис. 1.20

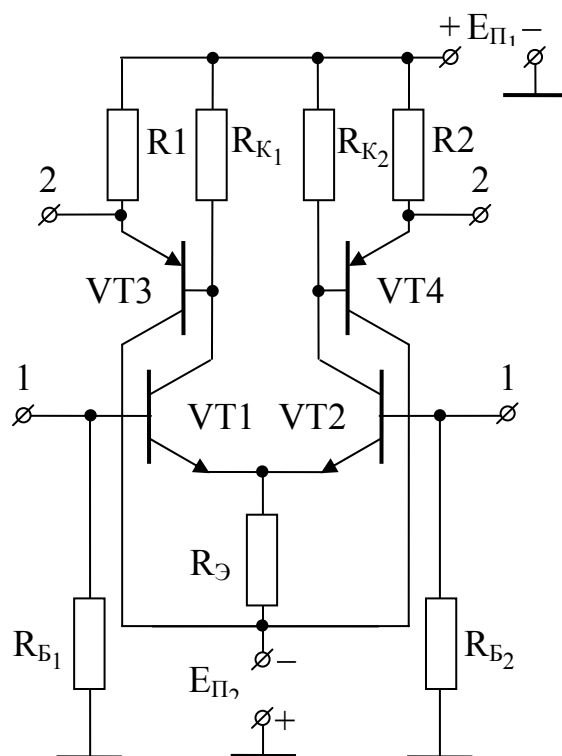


Рис. 1.21

1.6.2. Увеличение входного сопротивления

Для увеличения входного сопротивления в интегральных ДК часто используют составное включение транзисторов в плечи каскада (рис. 1.22), что позволяет на один-два порядка повысить входное сопротивление по сравнению с базовым вариантом [6]. Преимуществом применения схем Дарлингтона является то, что одновременно с

увеличением входного сопротивления увеличивается коэффициент усиления и уменьшается выходное сопротивление каскада [1].

В резистивных каскадах по схеме с общим эмиттером и общим коллектором, рассмотренных в [1], одним из способов увеличения входного сопротивления, который получил широкое распространение, было введение последовательной отрицательной обратной связи за счет подключения в цепь эмиттера резистора $R_{Э}$.

На первый взгляд кажется, что такой способ увеличения входного сопротивления в дифференциальном каскаде неприемлем, поскольку по сигнальной составляющей, несмотря на наличие резистора в цепи эмиттера ДК, как это было показано в подразд. 1.3.2, обратная связь отсутствует. Но это не так. Для организации последовательной обратной связи по току в дифференциальном каскаде сопротивления обратной связи вводят в индивидуальные эмиттерные цепи каждого транзистора. На рис. 1.23 это резисторы $R_{Э1}$ и $R_{Э2}$, введение которых, кроме того, приводит к уменьшению влияния технологического разброса параметров транзисторов на качественные характеристики ДК и увеличению линейного динамического диапазона входных сигналов.

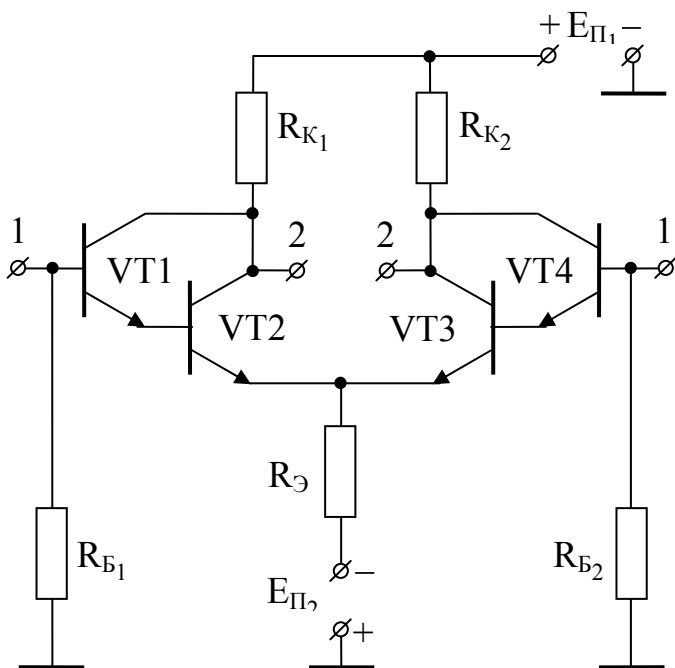


Рис. 1.22

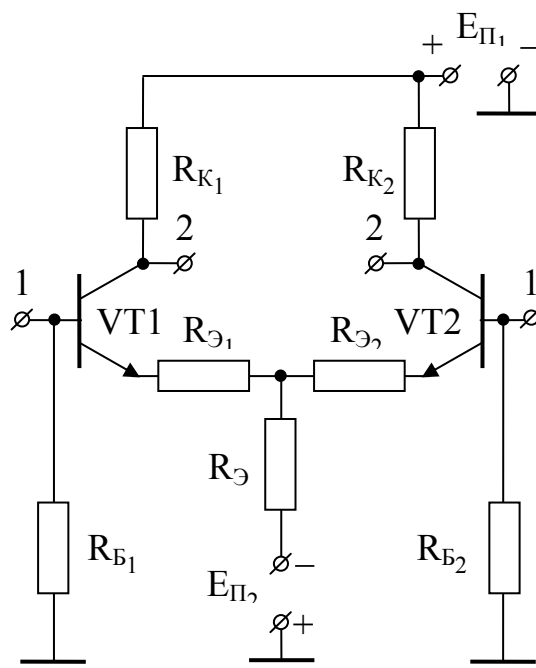


Рис. 1.23

Значительного увеличения входного сопротивления можно добиться включением в плечевые входы ДК эмиттерных повторителей (рис. 1.24). В этом случае используется замечательное свойство эмиттерного повторителя [1], заключающееся в том, что его входное сопротивление во много раз больше входного сопротивления каскада по схеме с общим эмиттером, что дает увеличение входного сопротивления ДК до десятков-сотен килоом [5]. Эмиттерные повторители на схеме рис. 1.24 выполнены на транзисторах VT1 и VT4. Резисторы R1, R2, R5 и R6 – базовые делители.

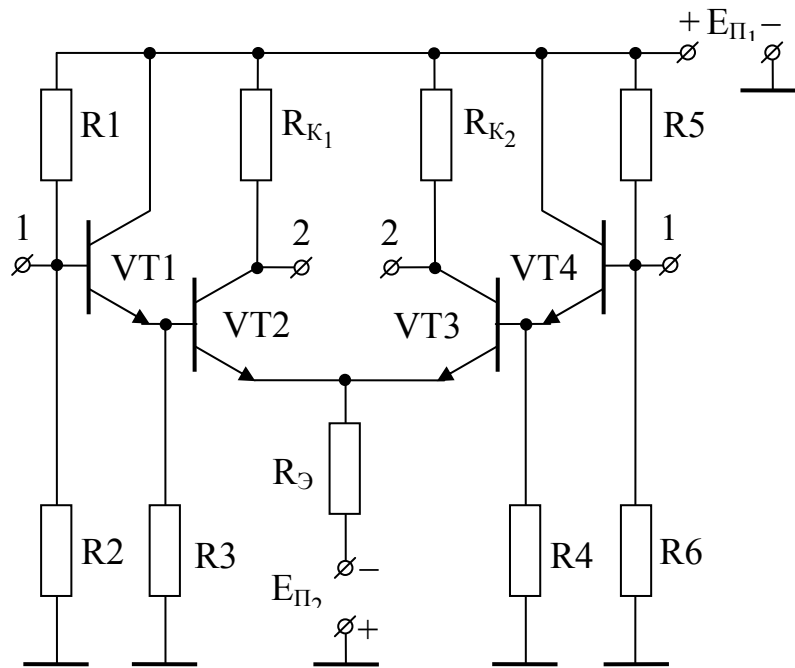


Рис. 1.24

1.6.3. Увеличение коэффициента ослабления синфазной помехи

Как было отмечено в подразд. 1.3.3, одним из механизмов подавления синфазной помехи является введение глубокой последовательной отрицательной обратной связи по току.

Для того, чтобы данный механизм был более эффективен, необходимо по дрейфовой составляющей увеличивать R_3 . Напомним, что величина этого сопротивления на режим работы по сигнальной составляющей не влияет, а по постоянному току резистор R_3 увеличивать нежелательно, поскольку это приводит к нарушению работы каскада по постоянному току.

Для удовлетворения возникших противоречивых требований к выбору величины сопротивления резистора R_3 можно заменить этот резистор генератором стабильного тока, замечательным свойством которого является то, что его сопротивление по переменному току (в данном случае по дрейфовой составляющей) во много раз больше, чем сопротивление по постоянному току [1].

На рис. 1.25 представлена схема ДК с генератором стабильного тока в цепи эмиттера.

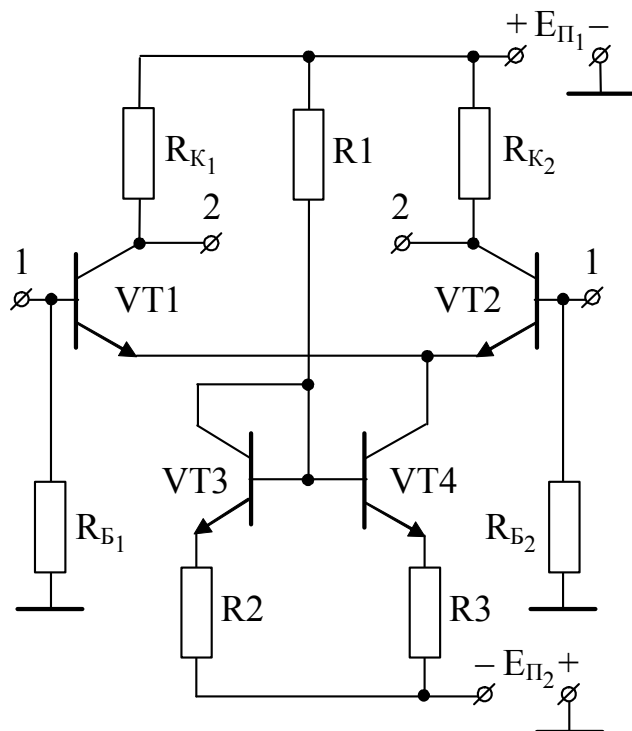


Рис. 1.25

Здесь ГСТ собран на транзисторах VT3, VT4 и резисторах R1, R2 и R3. Резистором R1 устанавливается режим работы ГСТ.

1.6.4. Согласование симметричного выхода дифференциального каскада с несимметричным входом

К одному из преимуществ ДК как усилителя постоянного тока относят возможность его многокаскадного включения. Эта возможность удачно реализуется, когда следующий каскад выполняется по дифференциальной схеме. В этом случае симметричный дифференциальный выход каскада подсоединяется к симметричному входу последующего каскада и все преимущества подключения нагрузки к дифференциальному выходу каскада реализуются в полной мере. Ситуация резко меняется, когда вход следующего каскада несимметричен, т.е. если следующий каскад выполняется по схеме с общим эмиттером или, что на практике встречается гораздо чаще, по схеме с общим коллектором. В этом случае следующий каскад приходится подключать к одному из плечевых выходов ДК, что неизбежно приводит к нарушению симметрии дифференциального каскада и, как следствие, к уменьшению выходного напряжения каскада вдвое и ослаблению механизма подавления дрейфа. В связи с этим возникает задача обеспечения согласования дифференциального выхода с несимметричным входом следующего каскада без потери усилительных свойств и способности эффективно подавлять синфазную помеху. Решение задачи, как бы схемотехнически оно не реализовалось, основано на восстановлении симметрии схемы.

На рис. 1.26 представлен один из возможных вариантов решения задачи на базе дифференциального каскада с симметричной динамической нагрузкой.

Каскад собран на транзисторах VT1 и VT2, образующих дифференциальную пару, и его необходимо нагрузить на эмиттерный повторитель, выполненный на транзисторе VT8, подключенный, скажем, к правому плечу ДК. Для сохранения симметрии схемы к левому плечу каскада также подключают эмиттерный повторитель, выполненный на транзисторе VT6.

Симметричная схема генератора стабильного тока, используемая в качестве динамической нагрузки каскада, выполнена на транзисторах VT3, VT4, VT5 и резисторах R1, R2, R3. Кроме того, в ее состав входит и транзистор VT6, выполняющий в данном случае роль плеча делителя, задающего режим работы транзисторам генератора стабильного тока. С другой стороны, второе плечо этого же делителя, состоящее из транзистора VT5 и резистора R2, является сопротивлением в эмиттерной цепи повторителя на транзисторе VT6.

Для сохранения симметрии плеч ДК в эмиттерной цепи повторителя на транзисторе VT8 введено точно такое же сопротивление, образованное транзистором VT7 и резистором R4.

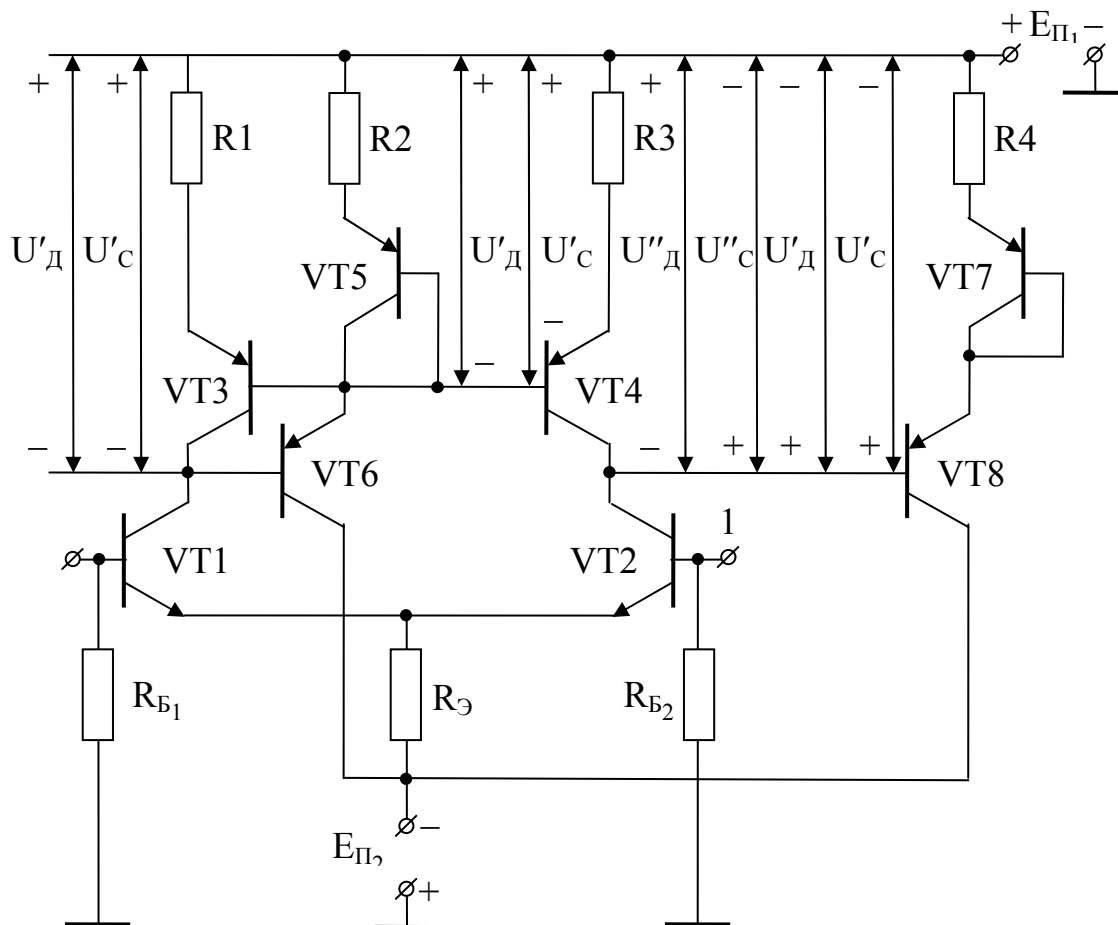


Рис. 1.26

Подадим на дифференциальный вход каскада скачок напряжения. На плечевых выходах каскада сформируются равные по величине и противоположные по фазе напряжения сигнала U'_C и U''_C . Кроме того, учтем, что в результате воздействия на транзисторы какого-либо дестабилизирующего фактора на плечевых выходах сформируются дрейфовые напряжения $U'_Д$ и $U''_Д$, равные по величине и совпадающие по фазе.

Напряжения U'_C и $U'_Д$ оказались приложенными ко входу эмиттерного повторителя на транзисторе VT6. Они повторяются на его выходе, т.е. на сопротивлении последовательного соединения транзистора VT5 в диодном включении и резистора R2, и поступят на вход каскада на транзисторе VT4. Это резистивный каскад по схеме с общим эмиттером с глубокой последовательной отрицательной обратной связью по току, коллекторное сопротивление которого образовано транзистором VT2 и резистором R3. За счет подбора величины сопротивления резистора R3 (а это сопротивление, как указывалось ранее, для обеспечения стабильности положения рабочих точек транзисторов генератора стабильного тока должно быть большой величины) добиваются коэффициента усиления каскада, равного единице. В результате на выходе каскада, т.е. на правом плечевом выходе ДК, сформируются все те же напряжения U'_C и $U'_Д$, но фазы их поменяются на противоположные

благодаря свойству каскада по схеме с общим эмиттером сдвигать фазу выходного напряжения по сравнению со входным на 180° .

В итоге на входе эмиттерного повторителя на транзисторе VT8 происходят суммирование напряжений сигнала и компенсация напряжений дрейфа.

1.6.5. Симметрирование плеч дифференциального каскада

Как было показано при анализе работы ДК по постоянному току (см. подразд. 1.3.1), при симметрии каскада образуются два сбалансированных моста: на входе (см. рис. 1.6) и на выходе (см. рис. 1.7), причем плечи этих мостов формируются как сопротивлениями резисторов, так и внутренними сопротивлениями транзисторов. От того, насколько хорошо сбалансированы мостовые схемы, во многом зависит качество работы ДК с точки зрения подавления им дрейфовой составляющей и синфазной помехи (см. подразд. 1.3.3). В связи с этим в дифференциальный каскад вводят специализированные цепи симметрирования плеч мостовых схем – цепи балансировки.

Если разбалансировка происходит за счет резисторов R_{K_1} и R_{K_2} в коллекторных цепях транзисторов, то последовательно (рис. 1.27, а) или параллельно (рис. 1.27, б) одному из них подключают переменные резисторы. Выбор схемы подключения зависит от соотношения между величинами сопротивлений R_{K_1} и R_{K_2} . Если $R_{K_1} < R_{K_2}$, то используется схема на рис. 1.27, а, если же $R_{K_1} > R_{K_2}$, – схема на рис. 1.27, б.

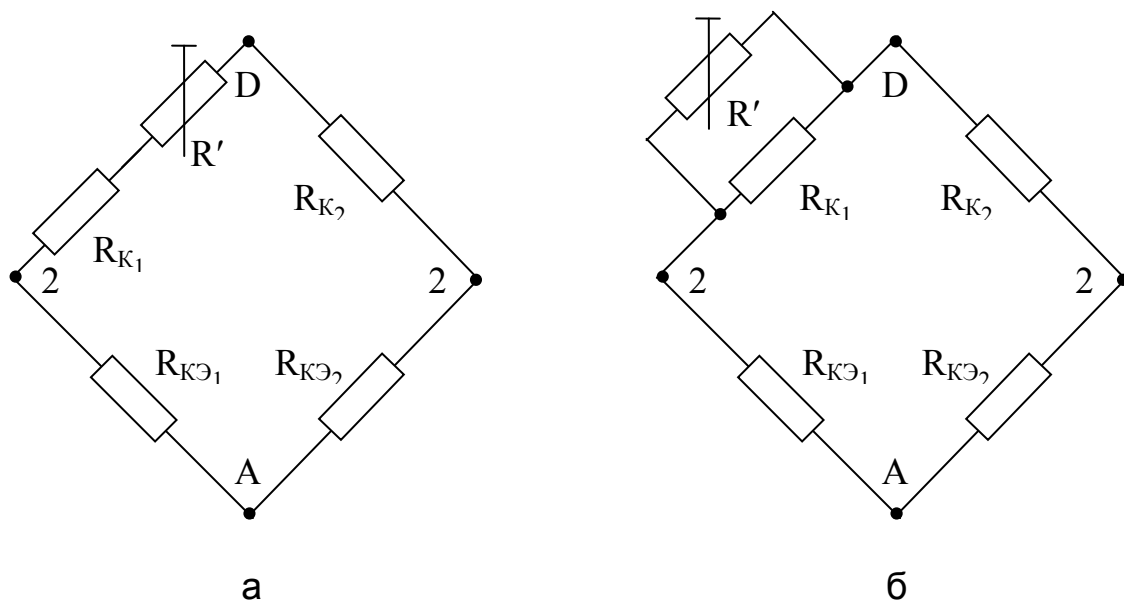


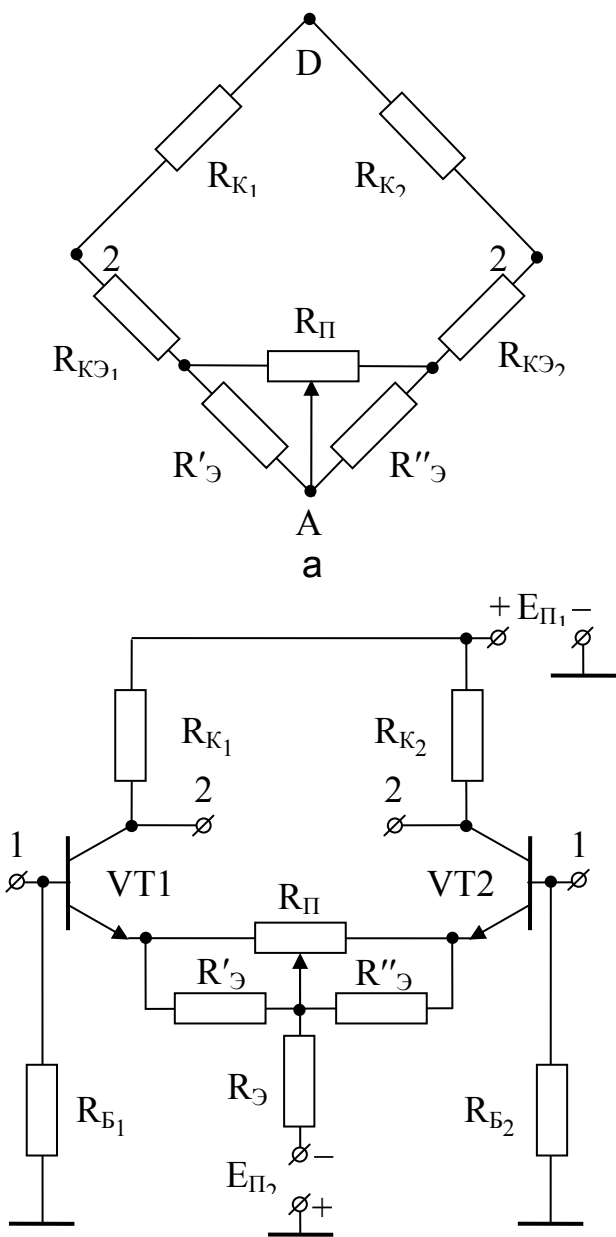
Рис. 1.27

Если разбалансировка происходит за счет транзисторов, образующих дифференциальную пару, то тогда применяют так называемую балансно-мостовую схему балансировки. При такой балансировке последовательно с сопротивлениями транзисторов, участвующими в

организации моста, подключаются одинаковые дополнительные резисторы. Их последовательное соединение шунтируется потенциометром, средний вывод которого подключается к общей точке соединения дополнительных резисторов.

На рис. 1.28, а приведена схема выходного моста ДК с цепью балансно-мостовой балансировки, а на рис. 1.28, б – принципиальная схема дифференциального каскада с этой же цепью. Здесь $R'_Э$ и $R''_Э$ – одинаковые дополнительные резисторы в эмиттерных цепях транзисторов каждого плеча, R_{Π} – потенциометр.

Если же разбалансировка происходит за счет асимметрии плеч генератора стабильного тока в коллекторной цепи ДК, то в этом случае опять же применяют схему балансно-мостовой балансировки (рис. 1.29).



б
Рис. 1.28

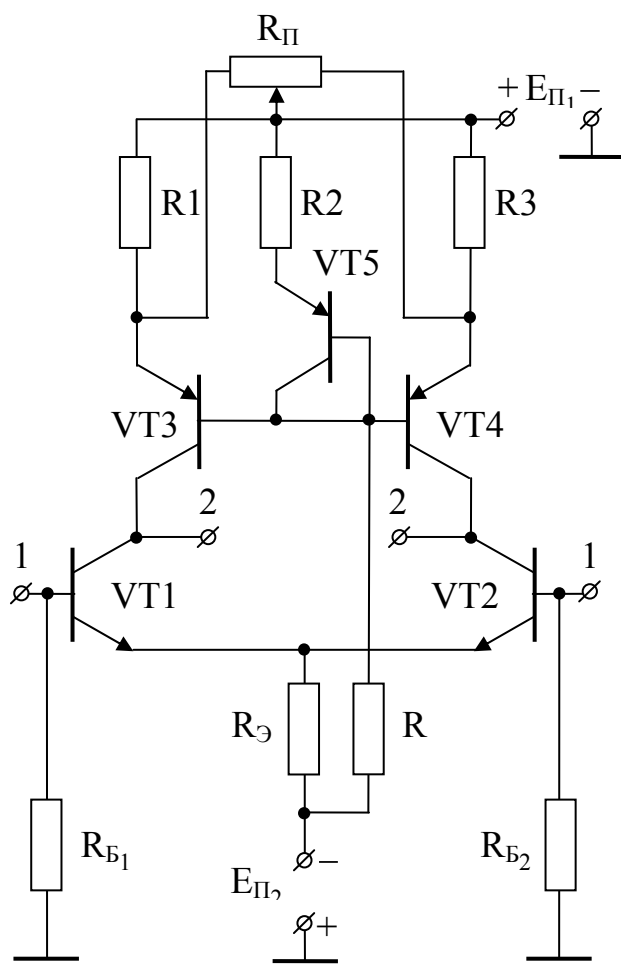


Рис. 1.29

2. ВЫХОДНЫЕ КАСКАДЫ

2.1. Особенности выходных каскадов

Выходной каскад в соответствии со структурной схемой многокаскадного усилительного устройства является каскадом, *во-первых*, работающим с сильным входным сигналом (он последний в цепи последовательно соединенных усилительных каскадов) и, *во-вторых*, осуществляющим согласование с конечным устройством (нагрузкой).

При более детальном рассмотрении структуры выходного каскада его можно представить состоящим из двух каскадов: окончательного и предоконечного (рис. 2.1).

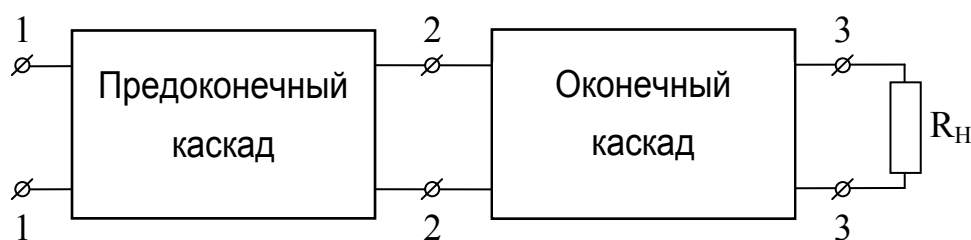


Рис. 2.1

Предоконечным каскадом может служить последний каскад усиления напряжения, тогда он выполняется по схеме с общим эмиттером либо по схеме с общим коллектором (по схеме эмиттерного повторителя) и осуществляет в этом случае функцию согласования усилителя напряжения с окончательным каскадом [1].

2.1.1. Особенности работы с сильным сигналом

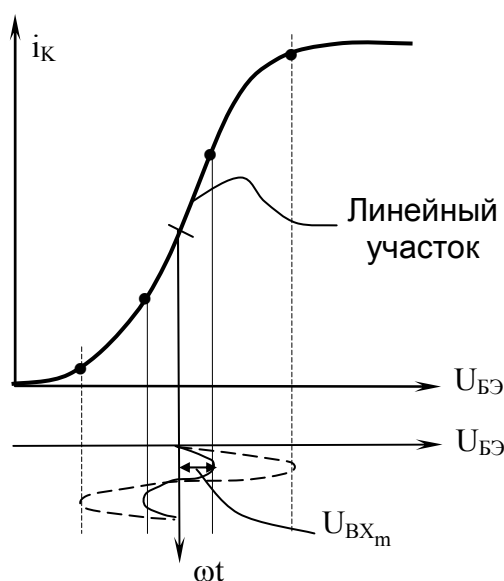


Рис. 2.2

Вследствие того, что окончательный каскад работает с сильным входным сигналом, необходимо использовать весь размах активного участка его проходной ВАХ, т.е. приходится вынужденно выходить за пределы линейного участка ВАХ (рис. 2.2).

Для всех предшествующих выходному каскадов, чтобы можно было представлять транзистор линейным четырехполюсником, накладывались ограничения на выбор положения рабочей точки и величину амплитуды входного сигнала [1]: рабочую точку необходимо было выбирать на линейном участке проходной ВАХ, а к амплитуде входного сигнала предъявлялось требование, чтобы входной сигнал с такой амплитудой не вызывал смещение рабочей точки за пределы линейного участка ВАХ.

В выходном каскаде эти ограничения снимаются, т.е. **транзистор в выходном каскаде – это нелинейный четырехполюсник.**

В связи с этим необходимо отметить следующее:

- линейная зависимость между входным и выходным сигналами исчезает, в выходном каскаде появляются так называемые **нелинейные искажения**, т.е. при подаче на вход гармонического колебания одной частоты на выходе получается периодическое колебание, представляющее собой сумму синусоидальных колебаний основной частоты и гармоник этой частоты;

- теория, которая была разработана для расчета каскадов, работающих со слабыми сигналами, для выходных каскадов оказалась непригодной; **для выходных каскадов используют графоаналитические методы расчета.**

В качестве испытательного сигнала при расчете чаще всего используют гармоническое колебание. Что же касается проходной ВАХ, то оказалось удобным применять для ее представления линейно-ломаную аппроксимацию, т.е. аппроксимацию отрезками прямых линий.

Этапы расчета выходного каскада:

1. Построение динамических вольт-амперных характеристик оконечного каскада.

2. Определение по динамическим характеристикам:

- коэффициента использования транзистора по току ξ ;

- коэффициента использования транзистора по напряжению ψ ;

- амплитуды тока I_m в нагрузке;

- амплитуды напряжения U_m в нагрузке;

- постоянной составляющей тока I_0 , протекающего в каскаде.

3. Аналитический расчет его энергетических показателей:

- колебательной мощности $P_{\square} = 0,5I_m U_m$, т.е. полезной мощности, выделяемой в нагрузке [7];

- потребляемой мощности $P_{\Pi} = I_0 E_{\Pi}$, т.е. мощности, потребляемой от источника питания;

- рассеиваемой мощности $P_p = P_{\Pi} - P_{\square}$, т.е. части мощности, потребленной от источника питания, но не преобразованной в полезную колебательную мощность и выделяемой на транзисторе в виде тепла (поскольку выходные транзисторы сильно нагреваются, то для их охлаждения приходится создавать специальные устройства теплоотвода, получившие название радиаторов);

- коэффициента полезного действия $\eta = P_{\square} / P_{\Pi}$;

- коэффициента нелинейных искажений.

2.1.2. Согласование с нагрузкой

Под согласованием оконечного каскада с нагрузкой по переменному току подразумевают обеспечение наилучших условий для выделения в нагрузке максимального напряжения или максимальной мощности, что определяется характером нагрузки.

Если, например, нагрузка емкостная (электронно-лучевая трубка), то решается задача обеспечения в нагрузке максимального напряжения.

Если нагрузкой являются, например, динамики, головные телефоны или акустические системы, т.е. нагрузка чисто активная, то решается задача получения в нагрузке максимальной мощности.

Для обеспечения в оконечном устройстве максимального напряжения необходимо выполнить условие: выходное сопротивление оконечного каскада должно быть во много раз меньше сопротивления нагрузки (хотя бы на порядок) [1].

Условие согласования оконечного каскада с нагрузкой по мощности можно легко сформулировать, представив, что оконечный каскад по отношению к нагрузке играет роль генератора. Условие же обеспечения передачи от генератора в нагрузку максимальной мощности обеспечивается при выполнении равенства сопротивлений нагрузки и генератора [7], т.е. в данном случае это условие может быть записано в следующем виде: $R_{\text{ВЫХ}} = R_{\text{Н}}$, где $R_{\text{ВЫХ}}$ – выходное сопротивление оконечного каскада, а $R_{\text{Н}}$ – сопротивление нагрузки.

Если это условие выполняется, то величина выделяемой в нагрузке так называемой номинальной мощности определяется соотношением

$$P_0 = E_{\text{ВЫХ}}^2 / 4R_{\text{ВЫХ}} = E_{\text{ВЫХ}}^2 / 4R_{\text{Н}},$$

где $E_{\text{ВЫХ}}$ – ЭДС генератора.

На основании данного выражения для получения в нагрузке больших величин мощности необходимо оконечный каскад опять же, как и в случае согласования по напряжению, выполнять с малым выходным сопротивлением.

Из всех схем каскадов (с общим эмиттером, общей базой, общим коллектором) наименьшим выходным сопротивлением обладает каскад с общим коллектором. В связи с этим **для успешной реализации условий согласования с нагрузкой как по напряжению, так и по мощности оконечный каскад следует выполнять по схеме эмиттерного повторителя.**

2.2. Базовые схемы выходных каскадов

Различают однотактные и двухтактные выходные каскады, что определяется схемным решением оконечного каскада.

2.2.1. Однотактный выходной каскад

Схема каскада приведена на рис. 2.3. На транзисторе VT2 п-р-п-структуры выполнен оконечный каскад по однотактной схеме с общим коллектором, в эмиттерную цепь которого включена нагрузка. Предоконечный каскад собран по схеме с общим эмиттером на транзисторе VT1 р-н-р-структуры. Согласование уровней потенциалов между каскадами осуществлено чередованием транзисторов различной проводимости [1].

Однотактный выходной каскад работает в режиме «А» и используется для получения колебательной мощности, меньшей одного ватта (сотни милливатт).

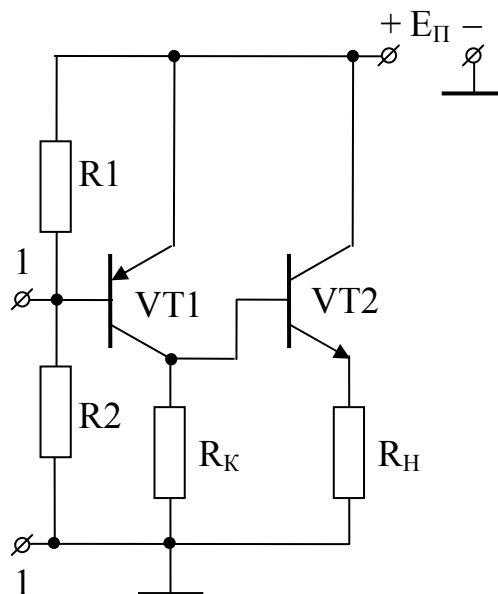


Рис. 2.3

2.2.2. Двухтактные выходные каскады

Существуют две базовые схемы двухтактных выходных каскадов: с одним и двумя источниками питания (рис. 2.4).

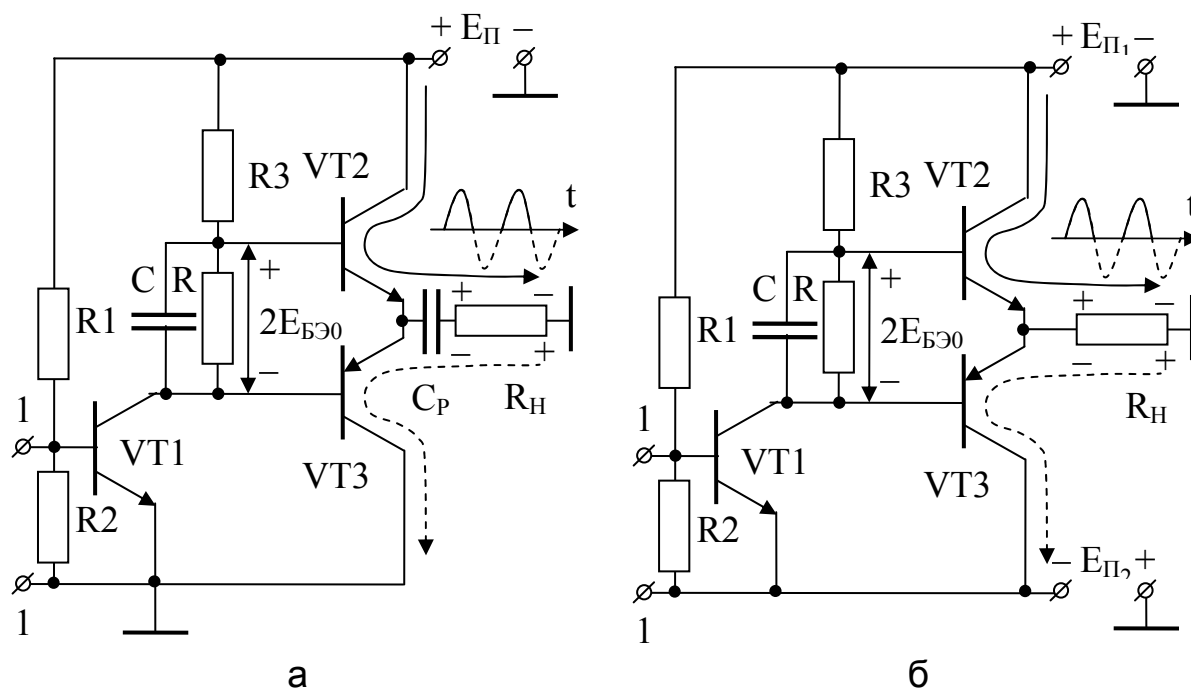


Рис. 2.4

На рис. 2.4, а изображена схема каскада с одним источником питания, а на рис. 2.4, б – с двумя источниками питания $E_{п1}$ и $E_{п2}$. Обе схемы состоят из предоконечного каскада по схеме с общим эмиттером на транзисторе VT1 и оконечного, выполненного по двухтактной схеме на транзисторах VT2 и VT3, каждый из которых включен по

схеме с общим коллектором.

Часть схемы, относящаяся к транзистору VT2, образует верхнее плечо каскада, к транзистору VT3 – нижнее плечо. **Плечи двухтактного оконечного каскада должны быть симметричными.** Для этого транзисторы VT2 и VT3 подбираются с одинаковыми параметрами, несмотря на то, что у них разные структуры (транзистор VT2 имеет п-р-п-структуру, а VT3 – р-п-р-структуру) и они должны работать в одинаковых режимах. Подобранные таким образом транзисторы с различными структурами образуют так называемые **комплементарные пары**. На практике допускается, чтобы при прочих равных условиях транзисторы отличались друг от друга коэффициентом усиления по току β не более чем на 10...15%. В идеале проходные динамические ВАХ плеч каскада (рис. 2.5) должны совпадать при их совмещении по стрелке.

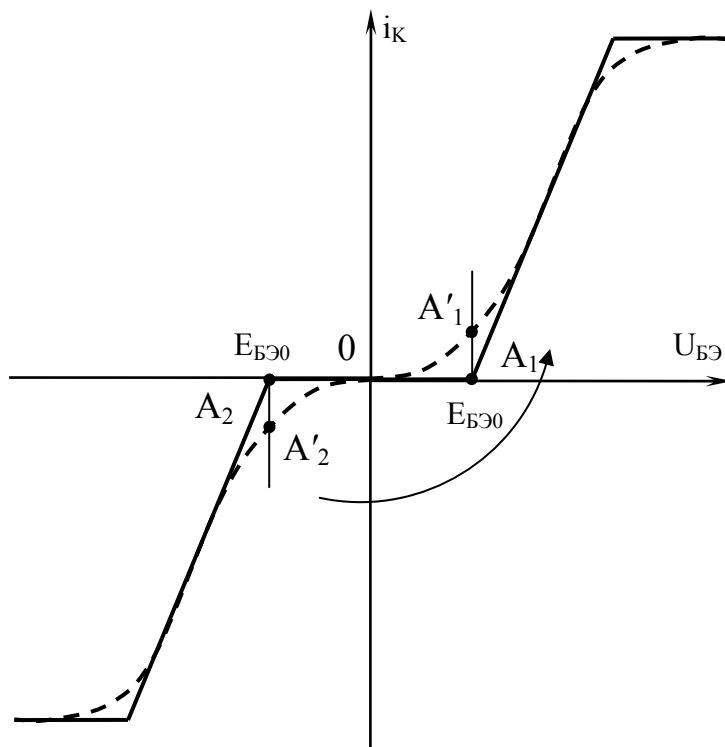


Рис. 2.5

совмещении по стрелке.

Двухтактные схемы выходных каскадов работают в режимах “А”, “В”, “АВ”. Наибольший выигрыш достигается при работе в режиме “В”.

Рабочие точки транзисторов обоих плеч в идеальном режиме “В” выбирают на пересечении наклонных участков их проходных ВАХ с горизонтальной осью (см. рис. 2.5). Для организации требуемых напряжений смещения

$$|E_{БЭ01}| = |E_{БЭ02}| = |E_{БЭ0}| \quad \text{со-}$$

противление в цепи эмит-

тера предоконечного каскада формируют в виде двух последовательно включенных резисторов R3 и R. Величина резистора R подбирается такой, чтобы ток покоя коллектора транзистора VT1 создавал на резисторе падение напряжения $U_R = 2E_{БЭ0}$. Это напряжение делится поровну между переходами база–эмиттер транзисторов VT2 и VT3 и прикладывается к базам транзисторов в противофазе, обеспечивая, таким образом, исходное смещение их рабочих точек.

Резистор R шунтируется конденсатором C большой емкости, в результате чего переменное напряжение с резистора R3 подается одной и той же величины одновременно на входы транзисторов обоих плеч оконечного каскада.

На практике реализовать идеальный режим “В” не удастся. Как видно из рис. 2.5, реальная проходная вольт-амперная характери-

ка при напряжении смещения $E_{БЭ_0}$ проходит немного выше горизонтальной оси, поэтому обычно работают в режиме “АВ”, очень близком к режиму “В”.

Для пояснения принципа действия оконечного двухтактного каскада начало координат проходных ВАХ каждого плеча перенесем в рабочую точку, а рабочие точки совместим. На полученной таким образом совмещенной ВАХ обоих плеч (рис. 2.6) изображен входной испытательный сигнал в виде синусоиды, подведенный к рабочим точкам, амплитуда которого выбрана максимально возможной в пределах изменения наклонного участка ВАХ.

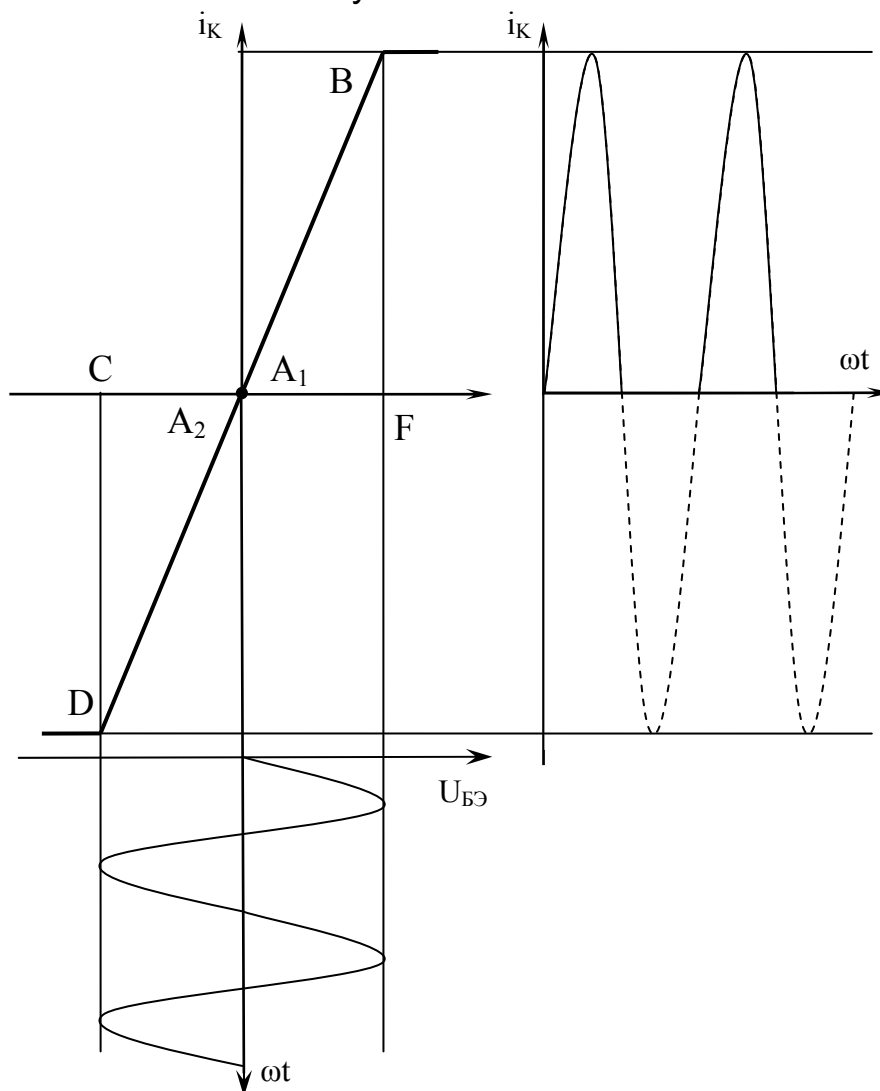


Рис. 2.6

Рассмотрим работу транзистора n-p-n-структуры (верхнее плечо). При положительных полуволнах рабочая точка перемещается по наклонному участку проходной ВАХ до точки В и обратно, а при отрицательных – по горизонтальной оси до точки С и обратно (см. рис. 2.6). Таким образом, на выходе имеет место последовательность положительных косинусоидальных импульсов тока, которые при протекании через нагрузку формируют на ней последовательность положительных косинусоидальных импульсов напряжения (см. рис. 2.4, а, б). На рис. 2.4

и 2.6 указанные последовательности изображены сплошными линиями. В то же время при положительных полуволнах рабочая точка транзистора р-п-р-структуры (нижнее плечо) перемещается вправо по горизонтальной оси до точки D и обратно, а при отрицательных – по наклонному участку проходной ВАХ до точки F и обратно. Через транзистор VT3 протекает ток в виде последовательности косинусоидальных импульсов отрицательной полярности, в результате чего на сопротивлении нагрузки формируется соответственно последовательность косинусоидальных импульсов тоже отрицательной полярности. Указанные последовательности на рис. 2.4, а, б и 2.6 изображены пунктирными линиями. Таким образом, **несмотря на то, что каждое плечо оконечного каскада работает только половину периода (один такт), в общей для обоих плеч нагрузке формируется синусоидальное напряжение** (в реальности квазисинусоидальное напряжение).

Если организовывать работу транзисторов плеч двухтактного оконечного каскада без смещения рабочих точек или с малыми смещениями, то в форме выходного напряжения на нагрузке появится специфическое искажение выходного сигнала, которое получило название «ступенька» (рис. 2.7).

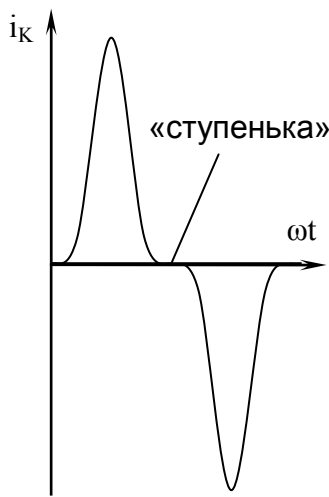


Рис. 2.7

В выходном каскаде с одним источником питания (см. рис. 2.4, а) нагрузка подсоединена к выходу каскада через разделительный конденсатор C_p , т.е. согласование осуществлено с использованием резистивно-емкостной связи. В силу этого схеме присущи следующие недостатки:

- невозможность выполнения C_p в интегральном исполнении из-за большой величины емкости разделительного конденсатора (десятки и сотни микрофарад);

- значительные искажения АЧХ и ФЧХ в области нижних частот.

Конденсатор C_p заряжается до величины $E_{\Pi}/2$ и для транзистора VT3 нижнего плеча каскада играет роль источника питания.

Схема применяется для получения мощности порядка единиц ватт.

В выходном каскаде, изображенном на рис. 2.4, б, для обеспечения симметрии плеч должно выполняться равенство ЭДС источников питания $|E_{\Pi_1}| = |E_{\Pi_2}| = |E_{\Pi}|$. Для удовлетворения этого условия E_{Π_1} и E_{Π_2} выполняют, как правило, не в виде отдельных источников, а как плечи двуполярного источника питания.

В схеме реализована мостовая схема согласования нагрузки R_H с выходом каскада по постоянному току, в чем легко можно убедиться, проследив маршруты протекания коллекторных токов транзисторов VT2 и VT3 через нагрузку. Поскольку токи равны и имеют противо-

положные направления, то точки А и В, между которыми включено сопротивление нагрузки, эквипотенциальны. Таким образом, нагрузка оказалась включенной в диагональ своеобразного сбалансированного моста (рис. 2.8), одно плечо которого образовано последовательным включением транзисторов VT2 и VT3, а второе – последовательным включением источников питания E_{Π_1} и E_{Π_2} .

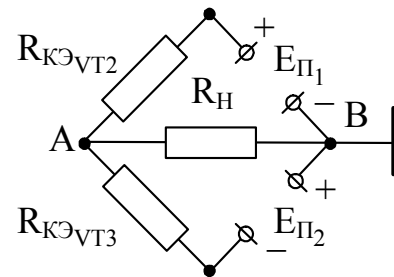


Рис. 2.8

Схема на рис. 2.4, б свободна от недостатков, присущих схеме с одним источником питания, поэтому на практике она получила наибольшее распространение для построения усилителей постоянного тока в интегральном исполнении и усилителей мощности звуковых частот (от единиц до сотен ватт) как в интегральном, так и в дискретном исполнениях.

2.3. Энергетический расчет выходных каскадов

2.3.1. Энергетический расчет однотактного выходного каскада

На рис. 2.9 приведены выходная и проходная динамические вольт-амперные характеристики оконечного каскада, указания по построению которых приведены в [1]. Пересечение нагрузочной прямой с линией насыщения дает значение тока насыщения I_H .

Поскольку каскад работает в режиме «А», то рабочую точку выбираем на середине наклонного участка проходной ВАХ и переносим ее на выходную динамическую характеристику.

В рабочей точке прикладываем входной сигнал, причем построения выполняем для предельного случая, когда используется весь активный участок проходной ВАХ (весь наклонный участок идеализированной проходной ВАХ).

Из построений видно, что амплитуды тока и напряжения в нагрузке могут быть получены из следующих соотношений:

$$I_{Kм} = I_H/2; U_{Kм} = (E_{\Pi} - U_{K\min})/2. \quad (2.1)$$

Обычно, чтобы уменьшить нелинейные искажения, величину используемого наклонного участка проходной ВАХ немного уменьшают. Для того, чтобы указать, насколько полно используют проходную ВАХ, вводят коэффициенты использования транзистора по току и напряжению

$$\xi = I_{Kм}/0,5I_H \leq 1, \\ \psi = U_{Kм}/0,5(E_{\Pi} - U_{K\min}) \leq 1. \quad (2.2)$$

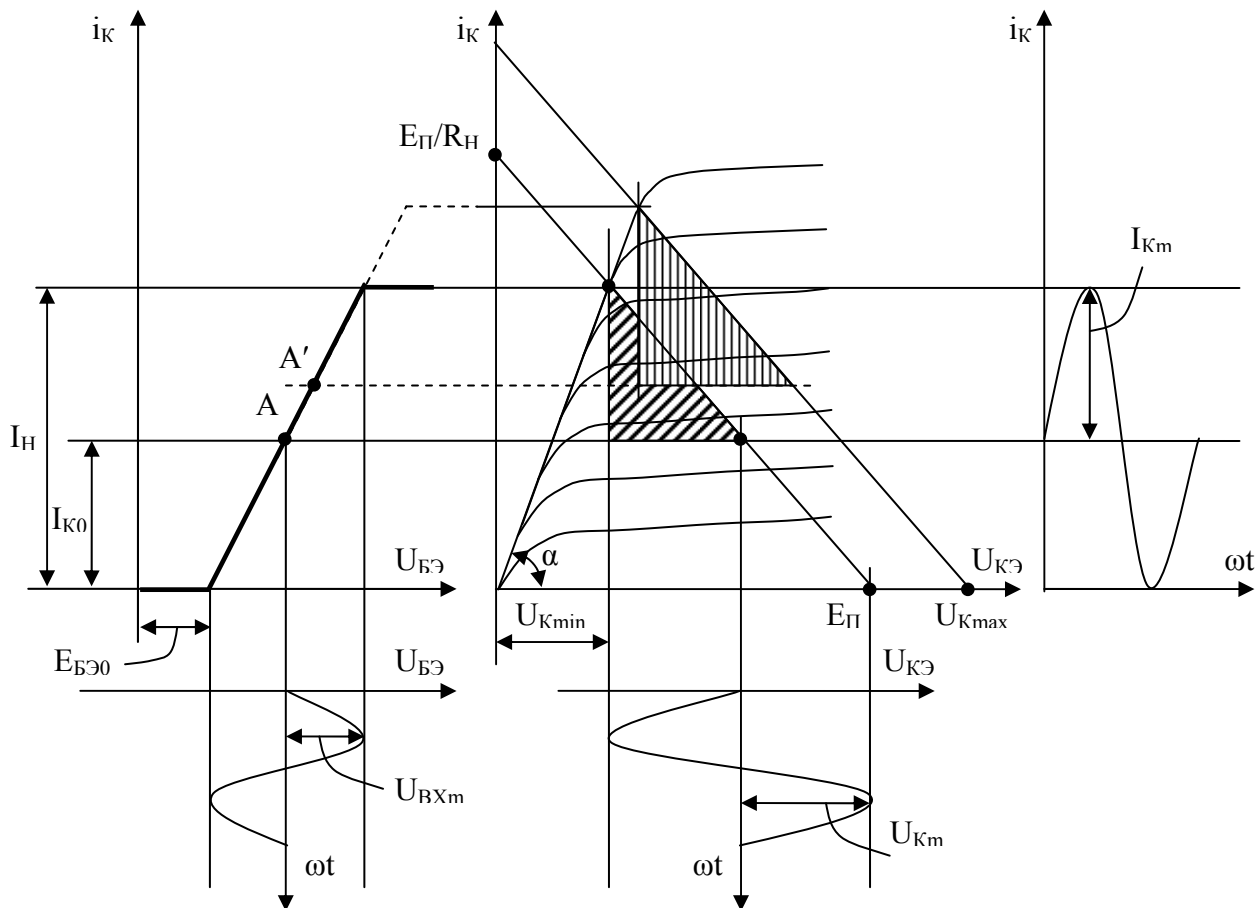


Рис. 2.9

Обычно на практике $\xi = \psi = (0,85...0,95)$. Проведем анализ для предельного случая, когда $\xi = \psi = 1$.

Находим энергетические показатели:

$$P_{\square} = 0,5 I_{км} U_{км} = I_H (E_{\Pi} - U_{к\min}) / 8; \quad (2.3)$$

$$P_{\Pi} = I_0 E_{\Pi} = I_{км} E_{\Pi} = 0,5 I_H E_{\Pi}; \quad (2.4)$$

$$\eta = 0,25 (E_{\Pi} - U_{к\min}) / E_{\Pi}. \quad (2.5)$$

Учитывая, что $E_{\Pi} \gg U_{к\min}$, приходим к выводу, что **предельно достижимая величина коэффициента полезного действия однотактного оконечного каскада в режиме «А» составляет всего 25%**.

Из выражения (2.3) следует, что колебательная мощность тем больше, чем больше E_{Π} , но увеличение ЭДС источника питания ограничено максимально допустимой величиной напряжения $U_{к\max}$ между коллектором и эмиттером транзистора, т.е. всегда должно выполняться условие

$$E_{\Pi} \leq U_{к\max}. \quad (2.6)$$

На рис. 2.9 построены нагрузочная прямая и проходная ВАХ для случая, когда $E_{\Pi} = U_{к\max}$. Из сравнения площадей заштрихованных треугольников (площадь заштрихованного треугольника в соответствии с (2.3) равняется колебательной мощности) видно, что при $E_{\Pi} = U_{к\max}$ площадь больше.

Из той же формулы (2.3) видно, что колебательная мощность зависит еще и от величины тока насыщения, которая, в свою очередь, есть функция от наклона нагрузочной прямой, т.е. от величины R_H .

Получим выражения для энергетических показаний каскада, из которых в явном виде следовала бы их зависимость от величины R_H . Для этого, во-первых, воспользуемся соотношением

$$R_H = U_{K_{\min}}/I_{K_{\min}} = (E_{\Pi} - U_{K_{\min}})/I_H, \quad (2.7)$$

из которого следует, что

$$I_H R_H = E_{\Pi} - U_{K_{\min}}. \quad (2.8)$$

Во-вторых, введем параметр крутизны линии насыщения, который находим из построений рис. 2.10 как

$$S = \operatorname{tg} \alpha = I_H / U_{K_{\min}}. \quad (2.9)$$

Выражение для тока насыщения найдем, решив уравнение (2.9) относительно $U_{K_{\min}}$ и подставив найденное значение в (2.8):

$$I_H = E_{\Pi} S / (1 + SR_H). \quad (2.10)$$

Используя (2.8) и (2.10), получим следующие соотношения для энергетических показателей:

$$P_{\square} = I_H (E_{\Pi} - U_{K_{\min}}) / 8 = I_H^2 R_H / 8 = E_{\Pi}^2 S^2 R_H / [8(1 + SR_H)^2]; \quad (2.11)$$

$$P_{\Pi} = 0,5 I_H E_{\Pi} = 0,5 E_{\Pi}^2 S / (1 + SR_H); \quad (2.12)$$

$$\eta = 0,25 SR_H / (1 + SR_H). \quad (2.13)$$

Для нахождения оптимального сопротивления нагрузки, при котором колебательная мощность достигает своего максимального значения, необходимо исследовать выражение (2.11) на экстремум, т.е. решить уравнение

$$\partial P_{\sim} / \partial R_H = 0.$$

В результате получим

$$R_{\text{opt}} = 1/S. \quad (2.14)$$

После подстановки R_{opt} в выражения (2.11), (2.12) и (2.13) найдем

$$P_{\square \text{max}} = E_{\Pi}^2 S / 32, \quad P_{\Pi} = 0,25 E_{\Pi}^2 S, \quad \eta = 1/8 = 12,5\%. \quad (2.15)$$

Режиму максимальной мощности соответствует низкий КПД. Для его увеличения рекомендуется работать с параметром $SR_H = 2 \dots 3$.

2.3.2. Энергетический расчет двухтактного выходного каскада

На рис. 2.10 представлены динамические характеристики верхнего плеча двухтактного оконечного каскада, работающего в идеальном режиме "В". В связи с этим рабочая точка выбрана на пересечении наклонного участка идеализированной проходной ВАК с горизонтальной осью. Построения выполнены для случая полного использования наклонного участка проходной ВАХ, т.е. при $\xi = \psi = 1$. Из рисунка видно, что $I_{K_{\min}} = I_H$, а $U_{K_{\min}} = (E_{\Pi} - U_{K_{\min}})$.

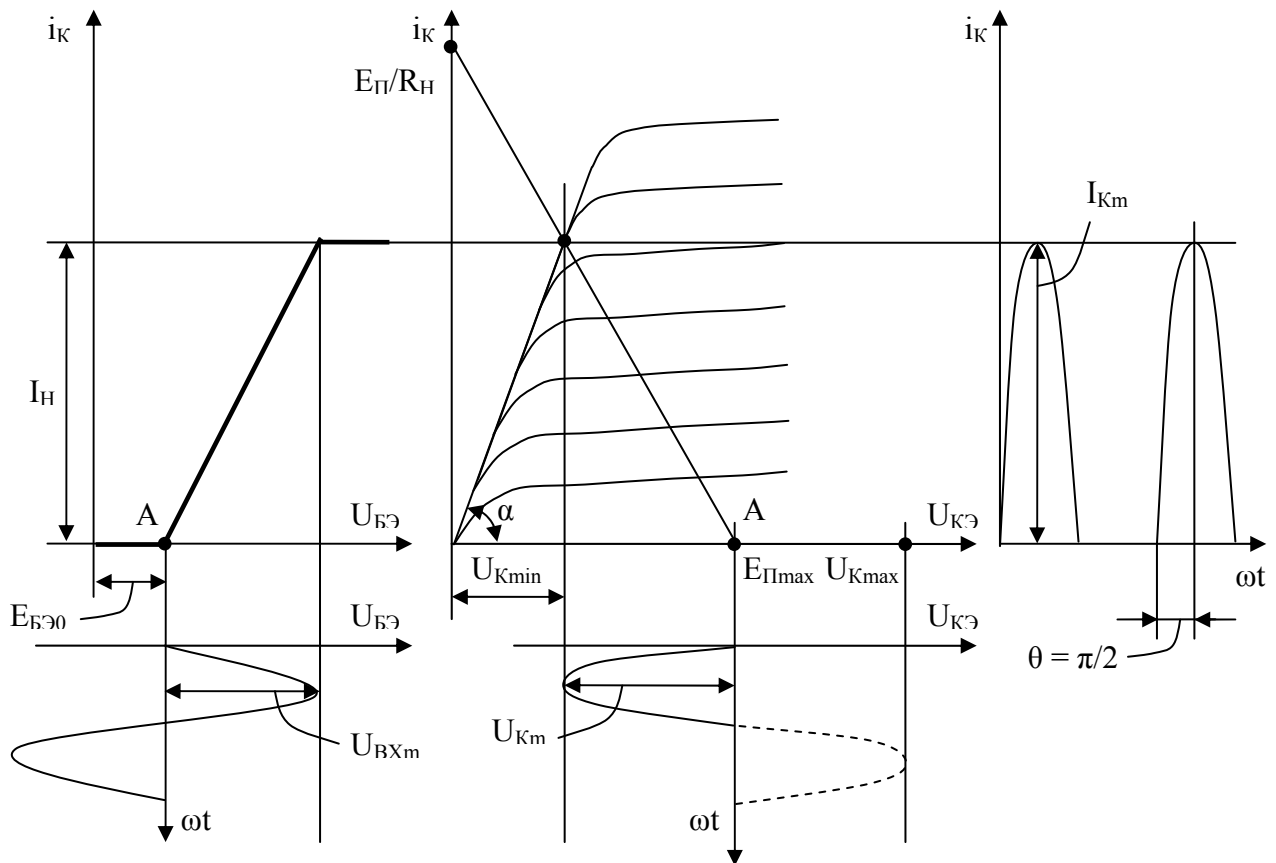


Рис. 2.10

Найдем выражение для расчета колебательной мощности с учетом того, что рассматривается работа только одного плеча каскада. В связи с этим колебательная мощность P_{\square} , отдаваемая плечом, будет в два раза меньше общей мощности $P_{\square H}$, выделяемой в нагрузку:

$$P_{\square} = 0,5P_{\square H} = 0,25I_{Km}U_{Km} = 0,25I_H(E_{\Pi} - U_{Kmin}). \quad (2.16)$$

На выходе плеча имеем периодическую последовательность косинусоидальных импульсов тока с амплитудой I_{Km} .

Эту периодическую последовательность можно разложить в ряд Фурье. С учетом того, что каскад работает с углом отсечки $\pi/2$, величина постоянной составляющей I_0 в этом разложении связана с величиной амплитуды импульса I_{Km} следующим соотношением [7]:

$$I_0 = I_{Km}/\pi. \quad (2.17)$$

Воспользуемся этим соотношением и рассчитаем потребляемую мощность

$$P_{\Pi} = I_0E_{\Pi} = I_{Km}E_{\Pi}/\pi = I_H E_{\Pi}/\pi. \quad (2.18)$$

Теперь находим коэффициент полезного действия

$$\eta = P_{\sim}/P_{\Pi} = 0,25(E_{\Pi} - U_{Kmin})/E_{\Pi}. \quad (2.19)$$

С учетом неравенства $E_{\Pi} \square U_{Kmin}$ предельно возможное значение коэффициента полезного действия двухтактного оконечного каскада, работающего в режиме "B",

$$\eta = 0,25\pi = 78\%.$$

По сравнению с одноктактным выходным каскадом предельно достижимое значение коэффициента полезного действия двухтактного каскада, работающего в режиме “В”, возросло более чем в три раза.

Как и в одноктактном каскаде, энергетические соотношения зависят от величин E_{Π} и R_H .

Определим наибольшую величину напряжения $U_{KЭ_{VT2}}$, которое может возникнуть между коллектором и эмиттером транзистора VT2 в процессе работы. Для этого составим уравнение Кирхгофа для коллекторной цепи верхнего плеча каскада в момент, когда транзистор VT2 заперт, а работает транзистор VT3 нижнего плеча (см. рис. 2.4). В результате работы этого плеча на нагрузке формируется напряжение в виде косинусоидального импульса с амплитудой $U_{Kм}$, полярность которого указана на рис. 2.4. В итоге получаем

$$U_{KЭ_{VT2}} = E_{\Pi} + U_{Kм}.$$

Эта величина не должна превышать максимально допустимое напряжение на коллекторе U_{Kmax} :

$$U_{KЭ_{VT2}} \leq U_{Kmax},$$

или

$$E_{\Pi} + U_{Kм} \leq U_{Kmax}. \quad (2.20)$$

Для получения максимальной мощности используем предельные возможности транзистора, т.е. оставим в выражении (2.20) только знак равенства и из него найдем максимально возможную величину ЭДС источника питания

$$E_{\Pi max} + U_{Kmax} \leq U_{Kм}. \quad (2.21)$$

Из построений рис. 2.10 видно, что в этом случае максимальная амплитуда коллекторного напряжения $U_{Kм max} = (U_{Kmax} - U_{Kmin})/2$, что дает возможность записать выражение (2.21) в следующем виде:

$$E_{\Pi max} = (U_{Kmax} + U_{Kmin})/2. \quad (2.22)$$

Далее получим энергетические соотношения для случая, когда ЭДС источника питания выбрана максимально возможной, которые бы в явном виде зависели от сопротивления нагрузки R_H .

Для этого учтем, что

$$R_H = U_{Kм max} / I_{Kм} = (U_{Kmax} - U_{Kmin}) / 2I_H, \quad (2.23)$$

$$S = \operatorname{tg} \alpha = I_H / U_{Kmin} \rightarrow U_{Kmin} = I_H / S. \quad (2.24)$$

Подставив (2.24) в (2.23), найдем

$$I_H = SU_{Kmax} / (1 + 2SR_H). \quad (2.25)$$

Кроме того, если выражение (2.24) подставить в (2.22) и учесть (2.25), то можно получить следующую зависимость:

$$E_{\Pi max} = U_{Kmax} (1 + SR_H) / (1 + 2SR_H). \quad (2.26)$$

Из построений рис. 2.10 следует, что $U_{Kм max} = E_{\Pi max} - U_{Kmin}$, но, с другой стороны, из (2.23) $U_{Kм max} = I_H R_H$. Следовательно,

$$E_{\Pi \max} - U_{K \max} = I_H R_H. \quad (2.27)$$

Подставим в (2.16) последовательно выражения (2.27) и (2.25), а в (2.18) соотношение (2.25). В результате получим

$$P_{\square} = S^2 U_{K \max}^2 R_H / [4(1 + 2SR_H)^2], \quad (2.28)$$

$$P_{\Pi} = S U_{K \max}^2 (1 + SR_H) / [(1 + 2SR_H)^2 \pi]. \quad (2.29)$$

Находим оптимальное значение сопротивления нагрузки, при котором колебательная мощность будет максимальной. Для этого исследуем зависимость $P_{\sim} = \varphi(R_H)$ на экстремум, т.е. решим уравнение $\partial P_{\sim} / \partial R_H = 0$, откуда

$$R_{H \text{opt}} = 1/2S. \quad (2.30)$$

После подстановки этого значения в (2.28) и (2.29) получим

$$P_{\square} = S U_{K \max}^2 / 32, \quad P_{\Pi} = 3S U_{K \max}^2 / 8\pi, \quad \eta = \pi/12 = 26\%.$$

На практике обычно принимают $SR_H = 1 \dots 2$. В этом случае колебательная мощность уменьшается, но коэффициент полезного действия удается поднять до 50%.

2.4. Направления улучшения свойств двухтактного выходного каскада

В качестве основных задач совершенствования схем выходных каскадов, как одноктактных, так и двухтактных, можно указать следующие: повышение термостабильности положения рабочей точки, уменьшение выходного сопротивления, защита каскада от перегрузок. Кроме того, для двухтактных каскадов важной является задача симметрирования верхних и нижних полувольт напряжения на нагрузке при работе в режиме "В". Пути решения этих задач рассмотрены на примере двухтактной схемы как наиболее распространенной при построении усилительных устройств в интегральном исполнении.

2.4.1. Повышение термостабильности

Можно указать два направления повышения термостабильности положения рабочих точек транзисторов оконечных каскадов.

Во-первых, использование термокомпенсирующих двухполюсников, обладающих отрицательным температурным коэффициентом, подключаемых вместо резистора R , обеспечивающего требуемые напряжения смещения рабочих точек транзисторов. К наиболее известным двухполюсникам такого типа относят терморезистор, диод, транзистор в диодном включении [1]. Чаще это несколько последовательно соединенных диодов или транзисторов в диодном включении, суммарное сопротивление которых по постоянному току должно быть равным величине сопротивления R (рис. 2.11).

Находят широкое применение также термокомпенсирующие двухполюсники, в которых используется зависимость сопротивления коллектор–эмиттер транзистора от тока базы для регулирования величины его отрицательного температурного коэффициента (сопротивление коллектор–эмиттер транзистора уменьшается с увеличением тока базы) (рис. 2.12).

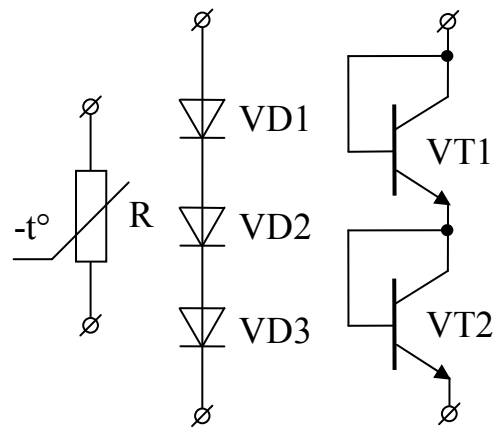


Рис. 2.11

В схеме на рис. 2.12, а температурный коэффициент регулируется подбором резисторов R1 и R2 плеч базового делителя, в схеме на рис. 2.12, б вместо резистора R1 базового делителя включено сопротивление коллектор–эмиттер транзистора VT1. С увеличением температуры сопротивления коллектор–эмиттер транзисторов VT1 и VT2 уменьшаются, но уменьшение сопротивления транзистора VT1 приводит к увеличению базового тока транзистора VT2, что, в свою очередь, приводит к еще большему уменьшению сопротивления коллектор–эмиттер транзистора VT2.

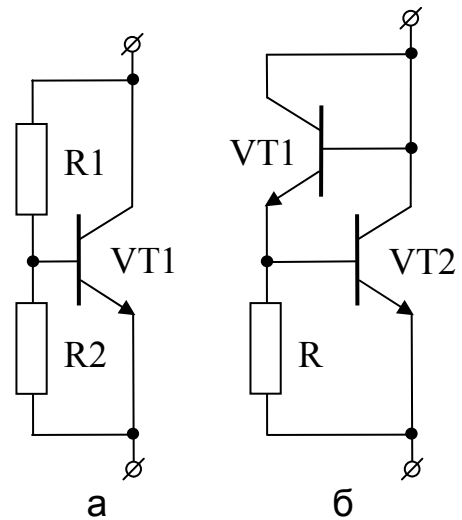


Рис. 2.12

Во-вторых, это использование в предоконечном каскаде вместо резистора R3 (см. рис. 2.4, б) генератора стабильного тока (рис. 2.13), выполненного на транзисторах VT4, VT5 и резисторе R3. ГСТ оказывает стабилизирующее действие на работу транзисторов VT1, VT2 и VT3.

2.4.2. Симметрирование напряжения нагрузки

Наличие в базовых схемах оконечных каскадов шунтирующего конденсатора С большой величины является существенным недостатком. При установке этого конденсатора исходили из предположения, что плечи каскада абсолютно симметричны. В этом случае считалось необходимым на входы транзисторов VT2 и VT3 подавать одно и то же напряжение,

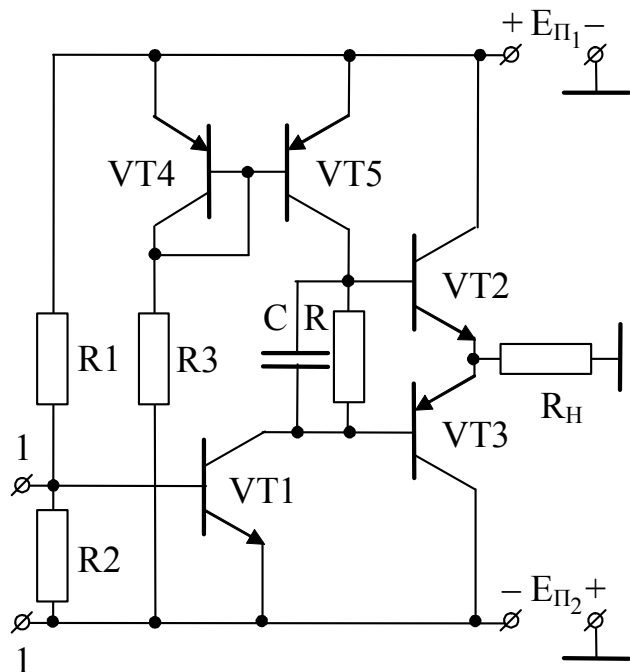


Рис. 2.13

формируемое на резисторе R_3 в эмиттерной цепи предоконечного каскада. Но при этом не учитывался тот факт, что при подборе комплементарной пары коэффициенты усиления по току β транзисторов отличаются на 10...15 %, причем большим коэффициентом обладают транзисторы n-p-n-структуры, т.е. верхнее плечо каскада. Исключив из схемы каскада конденсатор C , можно получить сразу двойной выигрыш. Во-первых, появляется возможность создания выходного каскада в интегральном исполнении. Во-вторых, упрощается процедура симметрирования последовательностей положительных и отрицательных полуволн выходного напряжения, формируемых в нагрузке в отдельности верхним и нижним плечами каскада, которая сводится к подбору соотношения между сопротивлениями резисторов R и R_3 . Дело в том, что теперь, снимая для нижнего плеча, т.е. для транзистора VT_3 , входное напряжение не с R_3 , а с суммы сопротивлений R_3 и R , можно добиться эффекта компенсации малого коэффициента усиления по току нижнего плеча.

Правда, при этом возникает трудность в том плане, что теперь резистор R выполняет одновременно три функции: во-первых, обеспечивает требуемое исходное смещение транзисторов плеч двухтактного оконечного каскада, во-вторых, обеспечивает термостабилизацию положения их рабочих точек и, в-третьих, участвует в процессе симметрирования выходного напряжения каскада. Первые две функции органически связаны друг с другом, поэтому есть смысл их оставить резистору R , а вот функцию симметрирования выходного напряжения удобнее возложить на другие элементы схемы.

2.4.3. Снижение выходного сопротивления

Для сравнения эмиттерных повторителей между собой часто используют отношение $R_{\text{ВХСОК}}/R_{\text{ВЫХСОК}}$. Наибольшую величину этого отношения, равную 10^3 , удалось получить как за счет увеличения входного, так одновременно и за счет уменьшения выходного сопротивлений, выполняя эмиттерные повторители на составных транзисторах по схеме Дарлингтона [1]. Это послужило причиной того, что схемы на составных транзисторах нашли широкое применение в выходных каскадах. На рис. 2.14 изображен один из вариантов выходного каскада, в верхнем плече которого использована схема Дарлингтона, выполненная на транзисторах VT_2 и VT_4 n-p-n-структуры, а в нижнем – на транзисторах VT_3 и VT_5 p-n-p-структуры.

Симметрирование напряжения в нагрузке в этой схеме может быть осуществлено подбором резисторов R_4 и R_5 .

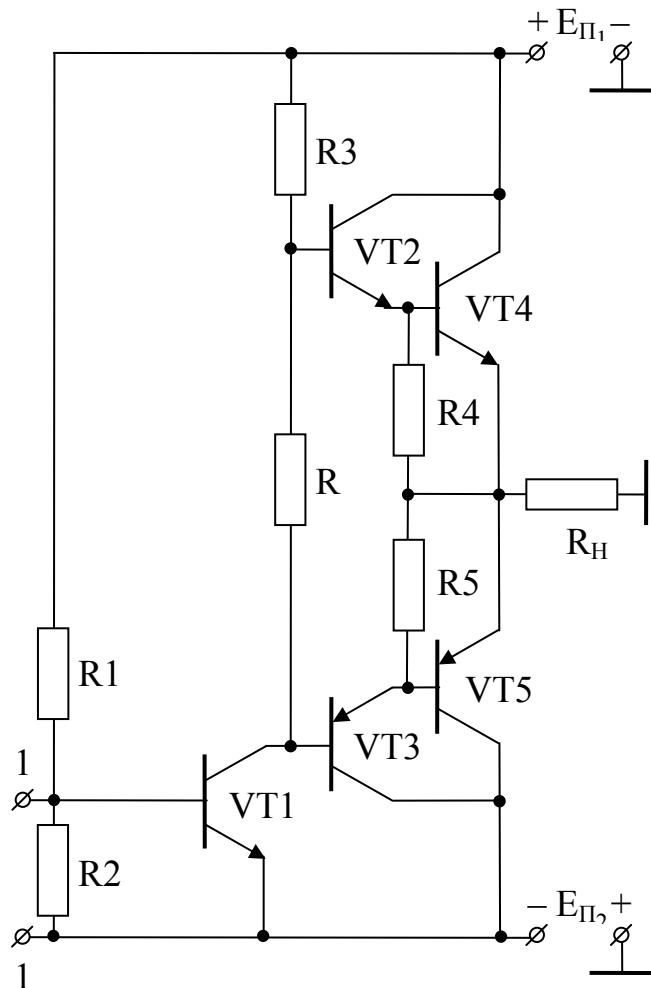


Рис. 2.14

Задача снижения выходного сопротивления возникает, например, когда в качестве нагрузки используется параллельное соединение нескольких акустических систем (динамиков, головных телефонов).

2.4.4. Защита от перегрузки

Иногда возникает ситуация, когда через оконечный каскад начинает протекать большой ток, т.е. каскад работает с перегрузкой. Такие ситуации могут возникнуть при коротком замыкании нагрузки или при подаче на вход выходного каскада большого сигнала. Особенно опасна перегрузка для последних транзисторов оконечного каскада, в которых чрезмерное увеличение токов, протекающих через переходы база–эмиттер, может вызвать выгорание этих переходов.

Возникает задача защиты выходных транзисторов от перегрузки.

На рис. 2.15 изображена одна из возможных схем защиты каскада от перегрузки. Оконечный каскад собран на составных транзисторах (VT2, VT4 – верхнее плечо; VT3, VT5 – нижнее плечо).

Резисторы R4 и R5 выполняются малой величины (доли ом). Они подбираются таким образом, чтобы в нормальном состоянии напряжения на них от протекания токов транзисторов VT2 и VT3 были недостаточны для того, чтобы открылись транзисторы VT6 и VT7, т.е. в исходном состоянии транзисторы VT6 и VT7 закрыты.

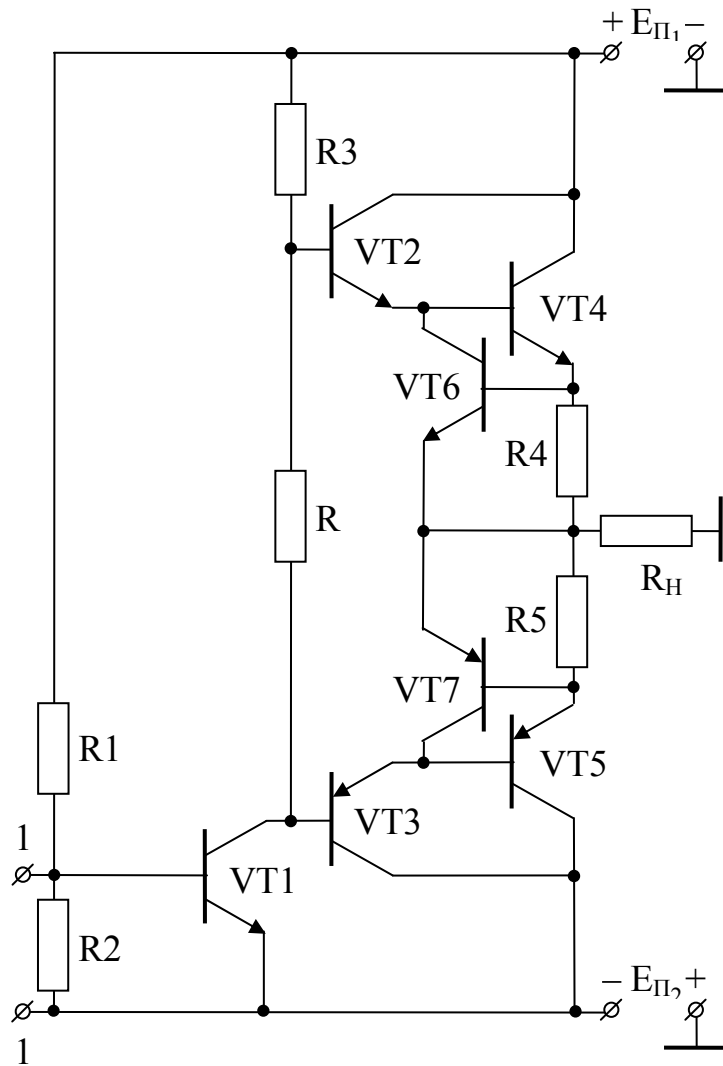


Рис. 2.15

Вольт-амперная характеристика транзистора VT6 и исходное положение рабочей точки на ней представлены на рис. 2.16.

При возникновении перегрузки, т.е. ток в транзисторах VT2 и VT3 стал больше допустимого, создаются дополнительные падения напряжений на резисторах R4 и R5, транзисторы VT6 и VT7 открываются, через них начинают протекать токи транзисторов VT4 и VT5.

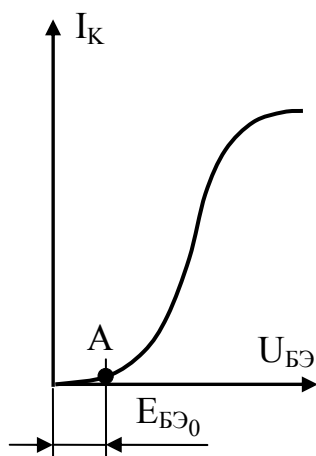


Рис. 2.16

Теперь через транзисторы VT2 и VT3 будет протекать не весь ток перегрузки, а только его часть. Вторая часть потечет через транзисторы VT4, VT6, VT7, VT5.

Таким образом, происходит перераспределение токов и переходы база-эмиттер транзисторов VT2 и VT3 работают в облегченном режиме.

3. ИСПОЛЬЗОВАНИЕ ДИФФЕРЕНЦИАЛЬНЫХ И ВЫХОДНЫХ УСИЛИТЕЛЬНЫХ КАСКАДОВ В ИНТЕГРАЛЬНЫХ УСТРОЙСТВАХ

3.1. Операционный усилитель

Операционный усилитель (ОУ) (рис. 3.1) – это законченный функциональный узел – микросхема, представляющая собой усилитель постоянного тока. Он имеет два входа и один выход. Питание на ОУ подается от двухполярного источника питания. Вход 1 называют инвертирующим, поскольку напряжение на этом входе сдвинуто относительно напряжения на выходе на 180° ; вход 2 – неинвертирующим, напряжение на нем совпадает по фазе с выходным.

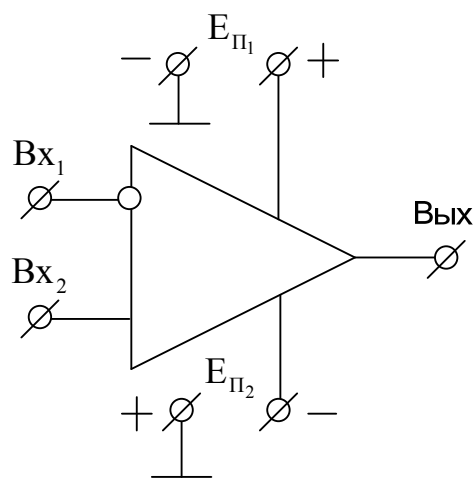


Рис. 3.1

Вводят понятие идеального ОУ, который должен обладать коэффициентом усиления, входным сопротивлением, коэффициентом ослабления синфазной помехи, верхней граничной частотой, стремящимися к бесконечности, и выходным сопротивлением, стремящимся к нулю.

Для реализации этих требований укажем направления синтеза принципиальной схемы ОУ:

- первый каскад ОУ следует выполнять по дифференциальной схеме, поскольку только дифференциальный каскад имеет два входа и только он позволяет эффективно бороться с синфазной помехой;
- в общей эмиттерной цепи дифференциального каскада необходимо использовать ГСТ для обеспечения коэффициента подавления синфазной помехи на уровне 80...100 дБ;
- для достижения высокого коэффициента усиления нужно увеличивать число каскадов усиления напряжения (обычно число каскадов не превышает двух), использовать в коллекторных цепях усилительных каскадов динамическую нагрузку в виде ГСТ, нагружать усилительные каскады эмиттерными повторителями;
- для обеспечения минимально возможного выходного сопротивления ОУ выходной каскад следует выполнять на эмиттерных повторителях, а для расширения динамического диапазона входных сигналов – по двухтактной схеме.

Микросхемы серий К140, К153, К154, К544, К553, К574 представляют собой операционные усилители, на основе которых можно создать различные по назначению радиотехнические устройства.

На рис. 3.2 приведена электрическая принципиальная схема ОУ К140УД7 [9].

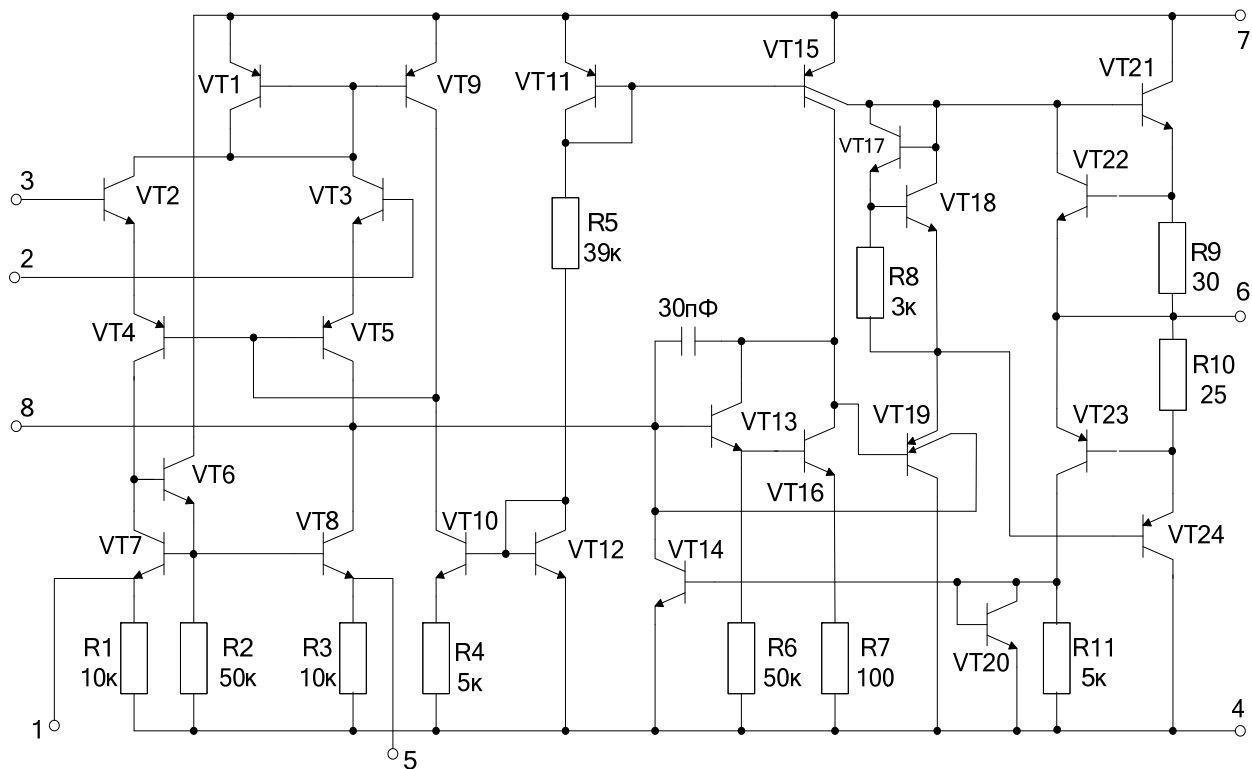


Рис. 3.2

Входной сигнал подается на базы транзисторов VT2 и VT3. В эмиттерах этих транзисторов включены динамические нагрузки, выполненные на транзисторах VT4 и VT5 проводимости типа р-п-р. Базовый потенциал транзисторов VT4, VT5, а следовательно, и потенциалы эмиттеров транзисторов VT2 и VT3 определяются делителем на транзисторах VT9 и VT10, смещение на которые обеспечивается транзисторами VT1 и VT12 в диодном включении.

Разностный сигнал при подаче входного сигнала на выводы 2 и 3 выделяется на коллекторном выводе транзистора VT5. Нагрузкой транзисторов VT4 и VT5 является схема “токового зеркала”, построенная на транзисторах VT6 – VT8. Постоянное напряжение на коллекторных выводах транзисторов VT5 и VT8 определяется током через эти транзисторы. Этот ток можно регулировать подключением внешнего резистора к контактам 1 и 5.

Сигнал с коллектора транзистора VT5 подается на усилительный каскад с большим входным сопротивлением на транзисторах VT13 и VT16. Коллекторной нагрузкой транзистора VT16 является генератор тока на транзисторе VT15. Ток через транзистор VT15 задается через три токовых трансформатора, построенных по схеме “токового зеркала” на транзисторах VT10 – VT12.

С коллектора транзистора VT16 сигнал поступает на эмиттерный повторитель (транзистор VT19), нагрузкой которого также является генератор тока. Транзисторы VT17 и VT18 служат для уменьшения порога открывания выходных транзисторов VT21 и VT24. Для защиты интегральной микросхемы от перегрузки включены транзисторы VT22 и VT23.

В качестве еще одного примера рассмотрим универсальный ОУ **K157УД1** [10], разработанный для аппаратуры магнитной записи и воспроизведения звука, принципиальная схема которого изображена на рис. 3.3.

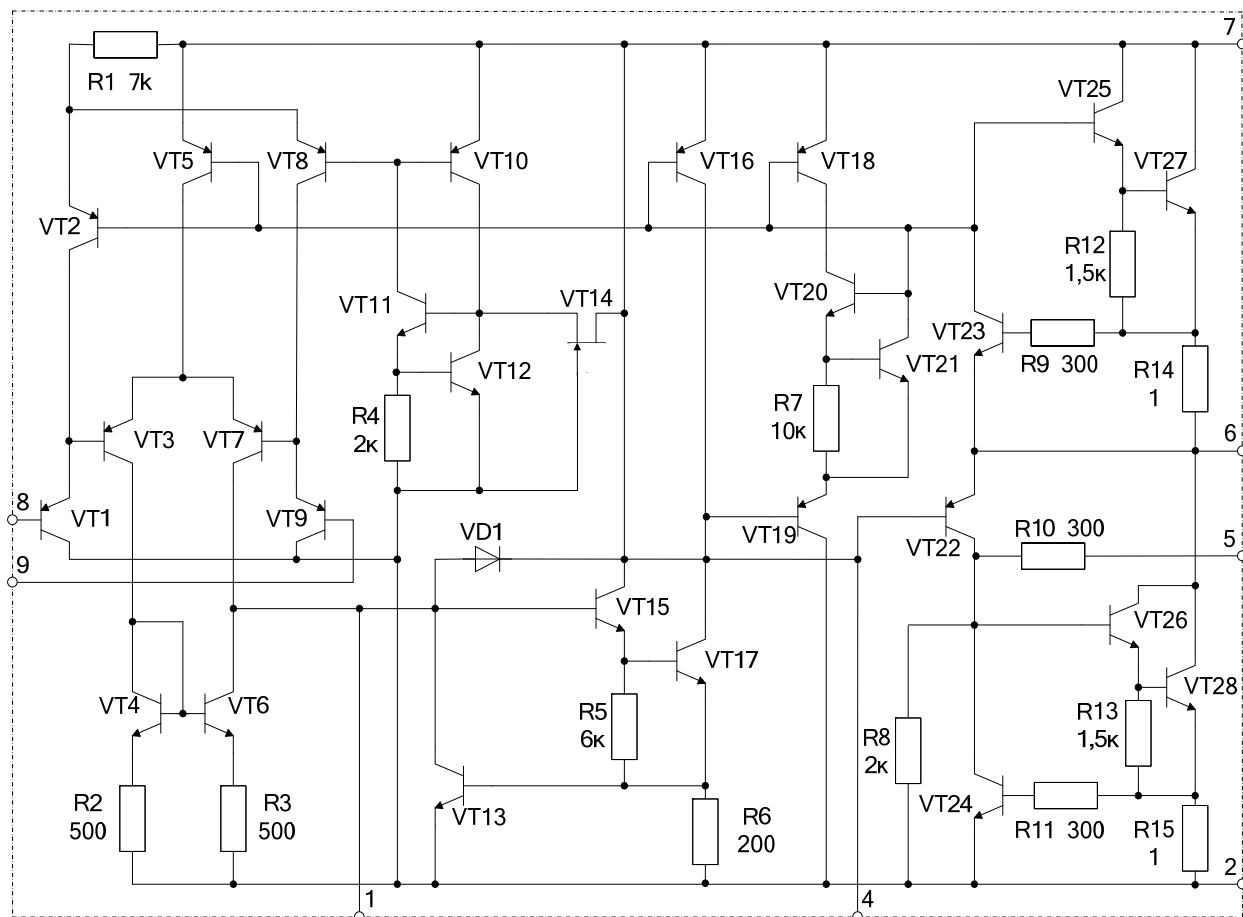


Рис. 3.3

Входной каскад выполнен по дифференциальной схеме, в которой для уменьшения входных токов использовано составное включение транзисторов (VT1, VT3 и VT9, VT7). Высокое усиление каскада обеспечивается динамической нагрузкой на транзисторах VT4, VT6. Благодаря применению во входном каскаде транзисторов p-n-p-структуры нет необходимости принимать специальные меры по защите входа от высоких уровней входных дифференциальных напряжений в режиме перегрузки (соизмеримых с напряжением питания).

Коллекторные токи транзисторов VT3, VT7 равны 150 мкА и заданы генератором тока на VT5. Ток смещения транзисторов VT1, VT9 примерно равен 11 мкА.

Промежуточный каскад – усилитель напряжения – выполнен на транзисторах VT15, VT17, включенных соответственно по схеме с общим коллектором и общим эмиттером с динамической нагрузкой, образованной генератором тока на VT16. Режим работы эмиттерного повторителя (VT15) выбран таким, чтобы нагрузка обоих плеч дифференциального усилителя была одинаковой.

Выходной каскад – двухтактный. Сигналы положительной полярности усиливаются по току транзисторами VT19, VT25, VT27, включенными по схеме эмиттерного повторителя, отрицательной полярности – транзисторами VT22, VT26, VT28, эквивалентными р-п-р-транзистору.

Высокая линейность каскада при усилении малых уровней выходного сигнала достигается подачей начального смещения, выделяющегося на эмиттерных переходах транзисторов VT19, VT20, VT21 и резисторе R7, между базами транзисторов усилителя мощности. Начальный ток через выходные транзисторы VT27, VT28 при выбранной площади эмиттеров транзисторов микросхемы определяется резисторами R12, R13.

Чтобы предотвратить выход интегральной микросхемы (ИМС) из строя при переходных процессах или кратковременном коротком замыкании на выходе, в ОУ предусмотрено ограничение максимального импульса тока на уровне 0,4...1 А. Это достигается шунтированием базовой цепи транзистора VT25 переходом коллектор–эмиттер транзистора VT23, который открывается при падении напряжения на резисторе R14 выше допустимого. Аналогично происходит и ограничение импульса тока отрицательной полярности.

При падении напряжения на резисторе R15, достаточном для открытия транзистора VT24, последний шунтирует базовую цепь транзистора VT26. Ток, протекающий через VT24, определяется транзистором VT22, коэффициент усиления которого резко уменьшается при больших коллекторных токах, что также способствует ограничению импульса тока на выходе ОУ. Резисторы R9, R11 предотвращают самовозбуждение ОУ в режиме ограничения на частотах УКВ-диапазона.

Транзистор VT13 также является защитным: при чрезмерном увеличении падения напряжения на резисторе R6 он открывается и шунтирует вход транзистора VT15, предотвращая перегрузку VT15 и VT17. Диод VD1 устраняет насыщение транзистора VT17, улучшая работу каскада на высоких частотах при максимальном выходном напряжении.

Генераторы тока на транзисторах VT2, VT5, VT8, VT16, VT18 получают смещение от VT10 в диодном включении, который возбуждается стабилизированным током, задаваемым транзисторами VT11, VT12, VT14 и резистором R4.

3.2. Интегральные усилители

Выходные и дифференциальные каскады нашли широкое распространение в интегральных усилителях для звуковоспроизводящей аппаратуры (серии K174, K538, KP538, K548) и аппаратуры магнитной записи (серии K157, K174). Кроме того, дифференциальные усилительные каскады применяются в радиоприемной аппаратуре (серии K157, K171, K174, K175).

В интегральных усилителях звуковой частоты по дифференциальной схеме чаще всего выполняется входной каскад микросхемы, причем один вход используется для подачи входного сигнала, а второй – либо соединяется с корпусом, либо, что встречается чаще, используется для подачи обратной связи. Выходные же каскады, как правило, выполняются на эмиттерных повторителях.

В качестве примера на рис. 3.4 приведена принципиальная схема интегрального усилителя мощности звуковой частоты **K174УН8** [10] с номинальной выходной мощностью 2 Вт при сопротивлении нагрузки 4 Ом.

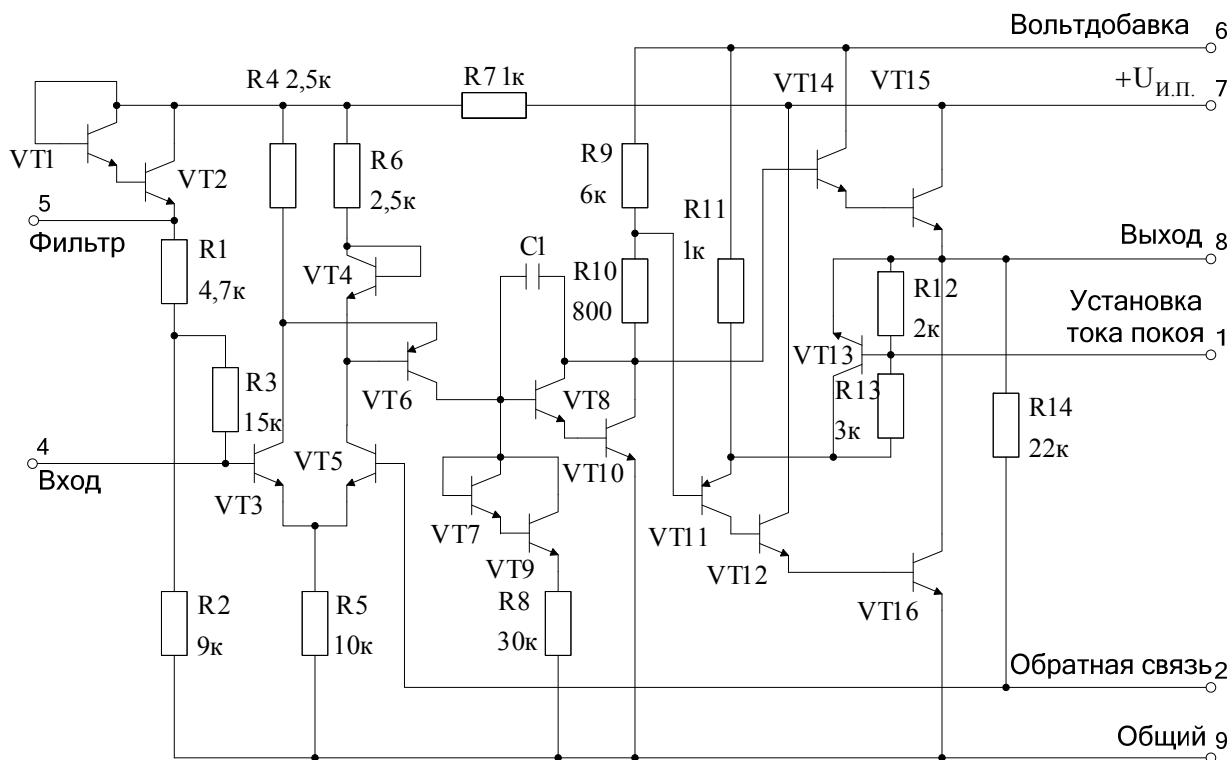


Рис. 3.4

Входной каскад усилителя построен по дифференциальной схеме на транзисторах VT3, VT5. Смещение на базу транзистора подается через резистор R3. Транзисторы VT1, VT2 обеспечивают температурную стабилизацию напряжения смещения. Выходной сигнал дифференциального каскада через транзистор VT6, в коллекторную цепь которого включена термостабилизированная нагрузка, выполненная на транзисторах VT7, VT9 и резисторе R8, поступает в каскад на составном транзисторе VT8–VT10.

Двухтактный выходной каскад выполнен на составных транзисторах VT14–VT15, VT11–VT12–VT16, включенных по схеме эмиттерных повторителей. Начальное смещение в выходном каскаде определяется падением напряжения на резисторе R10. Отрицательная обратная связь с выхода усилителя через резистор R14 на базу транзистора VT5 (второй вход дифференциального каскада) уменьшает нелинейные искажения, связанные со “ступенькой” в выходном каскаде.

Рассмотрим еще одну интегральную микросхему **K548УН1А** [10], представляющую собой двухканальный малошумящий усилитель, предназначенный для усиления низкоуровневых сигналов.

По сравнению с операционным усилителем ИМС, выполняющая функцию предусилителя, имеет существенно меньший уровень шума, для ее питания требуется однополярный источник напряжением 9...30 В со значительно менее жесткими требованиями к стабильности напряжения и уровню его пульсаций. Кроме того, благодаря внутренней коррекции обеспечивается устойчивость работы усилителей при глубокой отрицательной обратной связи.

Принципиальная схема одного канала усилителя показана на рис. 3.5. Канал состоит из входного и предоконечного каскадов усиления напряжения, выходного каскада усиления тока и стабилизатора напряжения питания усилителя.

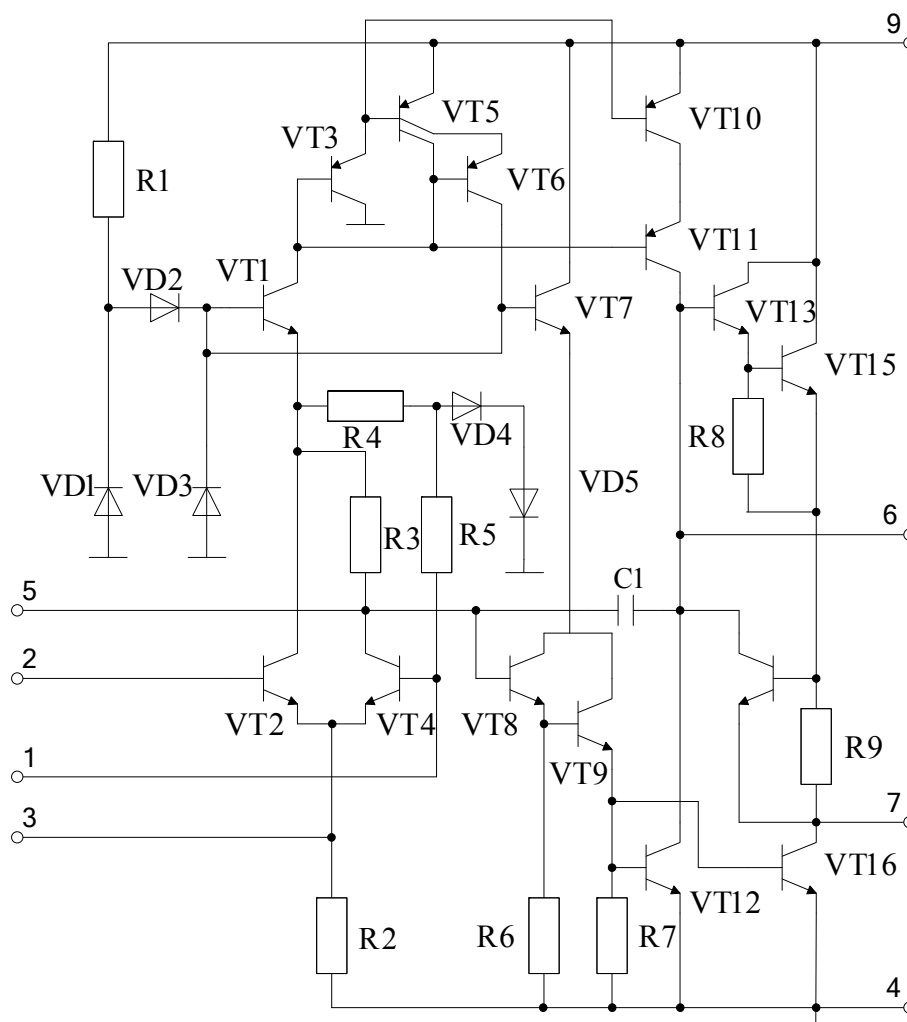


Рис. 3.5

Входной каскад построен по дифференциальной схеме на транзисторах VT2, VT4, работающих при малых коллекторных токах, а следовательно, и с минимальным коэффициентом шума, причем если требования к уровню шумов не очень жесткие, то транзисторы VT2, VT4 можно использовать в дифференциальном включении. В этом случае вход-

ной сигнал должен поступать на базу транзистора VT4, а сигнал обратной связи – на базу VT2. Если желательно иметь более низкий уровень шумов, то сигнал обратной связи подают в цепь эмиттеров транзисторов VT2, VT4 (выводы 3, 12), а базу транзистора VT2 заземляют. При этом из общего уровня шума исключаются шумы этого транзистора.

Чтобы исключить шунтирование входного сигнала делителем R4 – VD4 – VD5, смещение на базу транзистора VT4 подают через высокоомный резистор R5. Шумы последующего каскада не влияют на коэффициент шума всего усилителя, если усиление первого каскада достаточно велико. Для этого в коллекторную цепь транзистора VT4 включена достаточно высокоомная нагрузка – резистор R3. Следующий каскад – составной эмиттерный повторитель на транзисторах VT8, VT9 – позволяет сохранить высокое усиление входного дифференциального каскада, так как не шунтирует высокоомную нагрузку.

Далее с нагрузки эмиттерного повторителя резистора R7 сигнал поступает на транзистор VT12, включенный по схеме с общим эмиттером. В его коллекторную цепь включена активная нагрузка, состоящая из транзисторов VT10, VT11. Между коллектором VT12 и базой VT8 включена небольшая корректирующая емкость C1, придающая устойчивость усилителю при охвате его глубокой отрицательной обратной связью. К нагрузке транзистора VT12 подключен выходной каскад – составной эмиттерный повторитель на VT13, VT15 с активной нагрузкой на VT16. На транзисторе VT14 и резисторе R9 выполнен узел защиты усилителя от коротких замыканий в цепи нагрузки, ограничивающий выходной ток на уровне 12 мА.

Входные каскады усилителя питаются через внутренний стабилизатор, выполненный на стабилитроне VD19 и транзисторах VT1, VT5, ..., VT7. Отличие этого стабилизатора от традиционного заключается в том, что ток через стабилитрон VD19 задается не резистором, как обычно, а через источник тока на транзисторах VT5, VT6. Такое построение, благодаря большому отношению внутренних сопротивлений источника тока и стабилитрона, позволяет подавить пульсации напряжения питания на 120 дБ. Для дополнительной стабилизации напряжения смещения входного каскада в делитель включены диоды VD20, VD21.

В высокочастотных интегральных микросхемах, предназначенных для применения в радиоприемной аппаратуре, входной каскад часто выполняется по дифференциальной схеме. При этом один его вход, как это наблюдалось и в интегральных низкочастотных усилителях, может служить для подачи сигнала, а второй – для подведения напряжения обратной связи. В качестве примера можно привести фрагмент принципиальной схемы ИМС **K174УРЗ** [10] (рис. 3.6). Сигнал через вывод 13 поступает в левое плечо входного дифференциального каскада (транзистор VT1) усилителя-ограничителя, который состоит из восьми последовательно связанных дифференциальных усилителей на транзисторах VT1...VT24 и двух выходных эмиттерных повторителей на транзисторах VT25, VT26. Усилитель-ограничитель охва-

чен глубокой отрицательной обратной связью для обеспечения подавления паразитной амплитудной модуляции (40 дБ) в широком динамическом диапазоне уровней входных сигналов. Обратная связь через резистор R5 вводится в правое плечо первого дифференциального каскада (транзистор VT3).

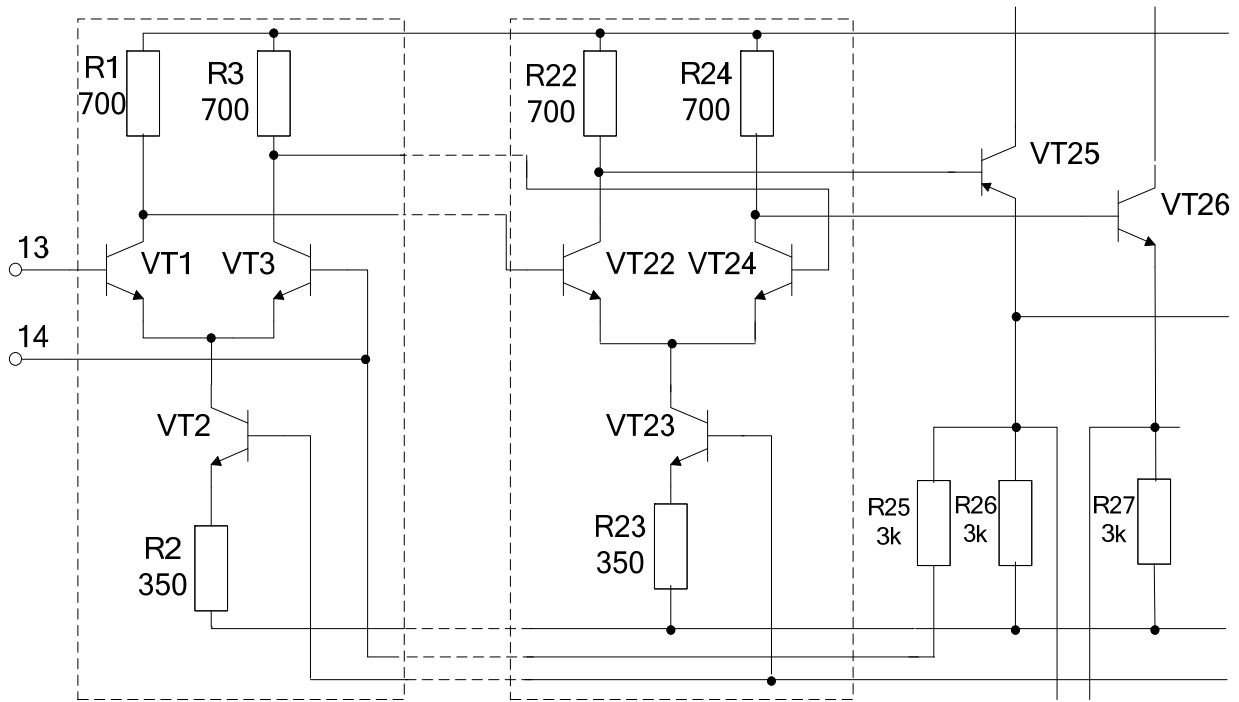


Рис. 3.6

Однако практикуется и другой вариант: сигнал подают на дифференциальный вход через высокочастотный трансформатор. На рис. 3.7 показана типовая схема включения ИМС **K174XA2** [10], которая представляет собой приемоусилительный тракт приемника.

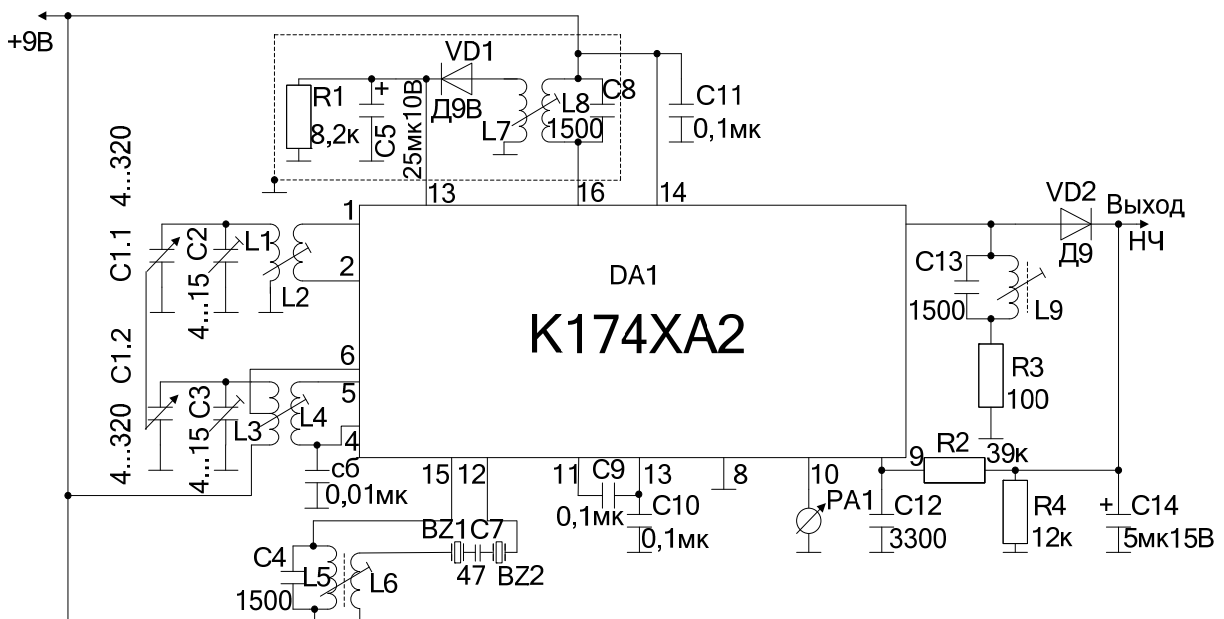


Рис. 3.7

Выводы 1 и 2 являются двумя входами дифференциального каскада, на базе которого построен усилитель радиочастоты. Сигнал с колебательного контура, образованного емкостями С1, С2 и индуктивностью L1, подается на дифференциальный вход усилителя через индуктивность L2.

3.3. Аналоговые интегральные перемножители

Аналоговые перемножители предназначены для выполнения операций перемножения и деления двух аналоговых величин. Их применяют для радиотехнических преобразований сигналов (балансные смесители, модуляторы, фазовые детекторы) и в системах автоматического регулирования для перемножения, деления, возведения в квадрат, извлечения корней и вычисления тригонометрических функций.

Перемножители характеризуются следующими основными параметрами:

1. Рабочими квадрантами, т.е. определенными сочетаниями знаков входных переменных, при которых обеспечивается выполнение операции. В соответствии с этим умножители, реализующие перемножение двух сомножителей любого знака, называются четырехквadrантными. В двухквadrантном умножителе знак изменяется только у одного из сомножителей, а в одноквadrантном умножителе сомножители имеют постоянные знаки.

2. Относительной погрешностью, характеризующей точность работы умножителя в установившемся режиме,

$$\delta = (U_{\text{ВЫХ.р}} - U_{\text{ВЫХ.и}}) / U_{\text{ВЫХ}}^{\text{max}},$$

где $U_{\text{ВЫХ.р}}$, $U_{\text{ВЫХ.и}}$ – выходные напряжения реального и идеального перемножителей.

3. Динамическим диапазоном, определяемым отношением максимального значения входной переменной к ее минимальному значению. Динамический диапазон измеряется в логарифмических единицах и рассчитывается по формуле

$$D = 20 \lg U_{\text{ВХ}}^{\text{max}} / U_{\text{ВХ}}^{\text{min}}.$$

4. Полосой пропускания, характеризующей диапазон рабочих частот Δf синусоидальных входных сигналов $U_{\text{ВХ}}(f)$, при котором динамическая погрешность не превышает допустимого значения.

Аналоговые перемножители строят на основе ОУ или выполняют в виде специализированных аналоговых интегральных схем.

Основу аналогового интегрального перемножителя составляет дифференциальный усилитель. Примем за входное напряжение ДУ напряжение на его дифференциальном входе $U_{\text{ВХ}} = U_{1-1} = U_{\text{ВХ1}} - U_{\text{ВХ2}}$. Тогда напряжение на дифференциальном выходе будет

$$U_{\text{ВЫХ}} = K_{\text{Д}} U_{\text{ВХ}}, \quad (3.1)$$

т.е., как и любой усилитель, дифференциальный каскад осуществляет функцию перемножения. Однако он умножает аналоговую величину на постоянный коэффициент. Для того, чтобы осуществить перемножение двух аналоговых величин, необходимо заставить его коэффициент усиления каким-то образом изменяться по закону изменения одной из аналоговых величин.

В соответствии с выводами подразд. 1.5 аналитическое выражение для дифференциального коэффициента усиления каскада может быть получено на основании выражения для коэффициента усиления резистивного усилителя с общим эмиттером [1] $K_0 = g_{21}/g_{\Sigma}$ путем подстановки в него $g_{21}/2$ вместо g_{21} и $g_{\Sigma} = g_{22}/2 + 1/2R_K + g_{\text{вх.сл}}$.

Таким образом,

$$K_D = g_{21}/2(g_{22}/2 + 1/2R_K + g_{\text{вх.сл}}). \quad (3.2)$$

Обычно в практических схемах выполняются неравенства

$$1/2R_K \ll g_{22}/2 \text{ и } 1/2R_K \ll g_{\text{вх.сл}}.$$

С учетом этих соотношений выражение для дифференциального коэффициента усиления может быть записано в следующем виде:

$$K_D \ll g_{21}R_K. \quad (3.3)$$

Если использовать аппроксимацию проходной ВАХ экспоненциальной зависимостью $i_k = i_s(e^{U_{\text{БЭ}}/\varphi_T} - 1)$ и найти выражение для крутизны в рабочей точке, взяв производную $\partial i_k/\partial U_{\text{БЭ}}$ от этого выражения, то выявится четкая зависимость крутизны от положения рабочей точки на проходной ВАХ [1]:

$$g_{21} = I_{K0}/\varphi_T, \quad (3.4)$$

где $I_{K0} = i_s e^{E_{\text{БЭ}0}/\varphi_T}$ – ток коллектора в рабочей точке.

Подставив в (3.3) выражение (3.4), получим

$$K_D = I_{K0}R_K/\varphi_T. \quad (3.5)$$

Из выражения следует, что дифференциальный коэффициент усиления прямо пропорционален величине тока коллектора плеча каскада в рабочей точке, и если этой величиной управлять по какому-либо закону, то и дифференциальный коэффициент усиления тоже будет изменяться по этому же закону.

Проще всего организовать управление величиной тока коллектора в той ветви, где исключается влияние на его величину напряжения сигнала, подаваемого на дифференциальный вход каскада. Такой ветвью в ДК является общая эмиттерная цепь, в которой ток по сигнальной составляющей отсутствует (см. подразд. 1.3.2).

Таким образом, для управления величиной тока каждого плеча в общую эмиттерную цепь дифференциального каскада, в которой протекает удвоенный ток коллектора (удвоенной величиной тока базы по сравнению с удвоенным током коллектора в эмиттерной цепи ДК здесь и в дальнейшем пренебрегаем), следует включить преобразо-

ватель управляющего напряжения в ток, т.е. управляемый источник тока (рис. 3.8) [11]. Тогда

$$2I_{K0} = U_{упр} K_{УИТ}, \quad (3.6)$$

где $K_{УИТ}$ – коэффициент передачи управляемого источника тока.

После подстановки (3.6) в (3.5) и далее в (3.1) получаем

$$U_{вых} = \frac{K_{УИТ} R_K}{2\phi_T} U_{упр} U_{вх}. \quad (3.7)$$

На рис. 3.9 показан наиболее простой вариант схемы умножителя [12], в которой в качестве управляемого источника тока используется биполярный транзистор VT3, включенный по схеме с общим эмиттером, управляющее напряжение $U_{упр}$ к которому прикладывается между базой и корпусом. В схеме используется однополярный источник питания. На токостабилизирующем элементе (в данном случае на резисторе R_{Θ}) формируется напряжение, равное $2I_{K0}R_{\Theta}$, большой величины. В связи с этим величина управляющего напряжения должна быть такого же порядка и быть больше $2I_{K0}R_{\Theta}$, с тем чтобы их разность обеспечивала нужное смещение $E_{БЭ_0}$ между базой и эмиттером транзистора VT3. Таким образом, если в схеме выполняется неравенство $2I_{K0}R_{\Theta} \ll E_{БЭ_{0VT3}}$, то

$$U_{упр} \ll E_{БЭ_{0VT3}}, \quad (3.8)$$

что дает возможность для вычисления тока коллектора воспользоваться приближенным равенством

$$U_{упр} \approx 2I_{K0}R_{\Theta}, \quad (3.9)$$

из которого следует, что

$$I_{K0} \approx U_{упр} / 2R_{\Theta}. \quad (3.10)$$

Подставив (3.10) в (3.5) и далее в (3.1), получим следующую зависимость:

$$U_{вых} \approx \frac{R_K}{2R_{\Theta}\phi_T} U_{упр} U_{вх}. \quad (3.11)$$

Таким образом, в схеме результат достигнут: выходное напряжение $U_{вых}$ пропорционально произведению входного $U_{вх}$ и управляющего $U_{упр}$ напряжений.

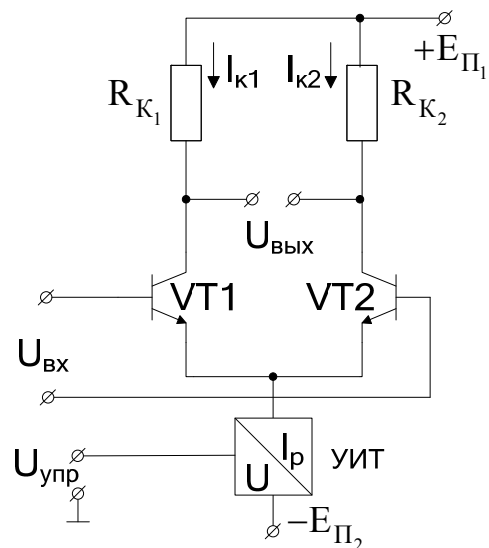


Рис. 3.8

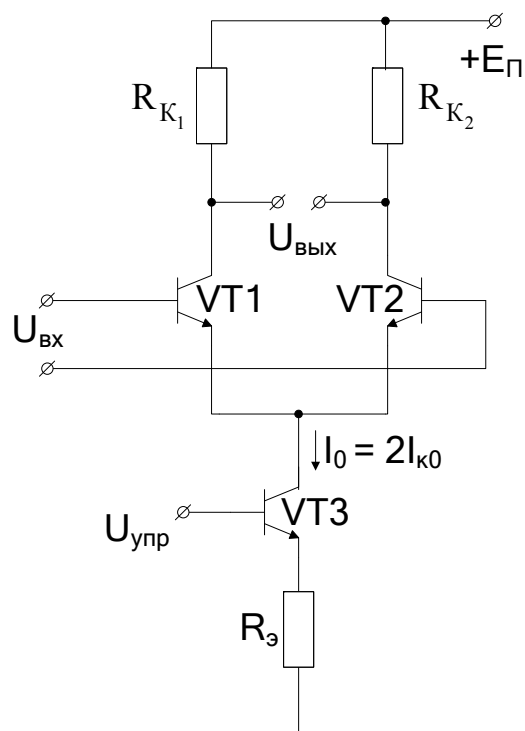


Рис. 3.9

Недостатками рассматриваемого варианта перемножителя являются:

- малый динамический диапазон по управляющему входу, ограниченный неравенством (3.8), из которого следует, что напряжение $U_{упр}$ может быть только большой величины;

- управляющее напряжение $U_{упр}$ может иметь только один знак (перемножитель является двухквadrантным);

- дрейф нуля в биполярном транзисторе из-за действия дестабилизирующих факторов велик, что вносит значительную ошибку в процесс перемножения.

Для расширения динамического диапазона управляющих напряжений $U_{упр}$ в сторону малых значений и уменьшения дрейфа нуля управляемый источник тока выполняют на дифференциальном каскаде, т.е. транзистор, включенный по схеме с общим эмиттером (см. рис. 3.9), заменяют дифференциальным усилителем (рис. 3.10), собранном на транзисторах VT3 и VT4. Здесь управляющее напряжение $U_{упр} = U_{упр1} - U_{упр2}$ прикладывается к дифференциальному входу каскада на транзисторах VT3 и VT4. Поскольку синфазные составляющие напряжений $E_{БЭ_{0VT3}}$ и $E_{БЭ_{0VT4}}$ взаимно компенсируются, то ограничение (3.8) снимается и происходит значительное расширение динамического диапазона в сторону малых значений $U_{упр}$.

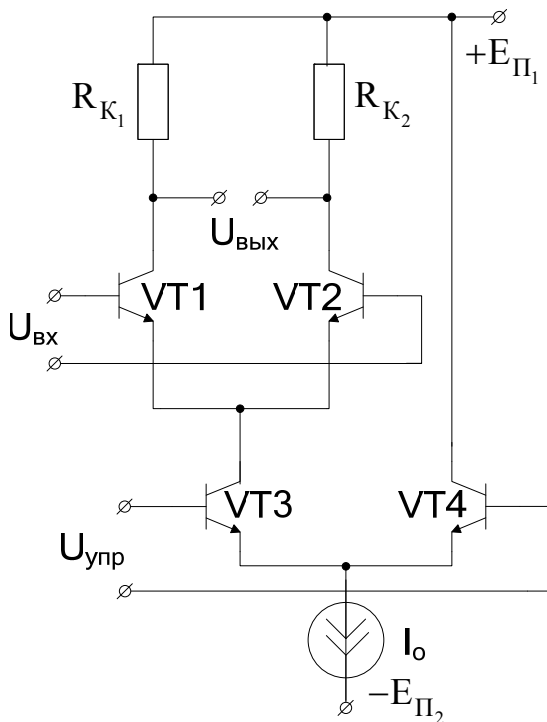


Рис. 3.10

В отличие от предыдущей схемы данный перемножитель четырехквadrантный.

В анализируемой схеме плечи ДК явно несимметричны, в связи с чем коэффициент ослабления синфазной помехи невысок, поскольку используется только один механизм подавления синфазной помехи – глубокая обратная связь за счет включения генератора стабильного тока I_0 в цепь эмиттера.

Рассмотрим схему интегрального перемножителя, приведенную на рис. 3.11. Здесь, в отличие от перемножителя на рис. 3.10, каждое плечо дифференциального каскада на транзисторах VT3, VT4 нагружено на свой дифференциальный каскад (одно плечо на ДК на транзисторах VT1, VT2, второе – на ДК на транзисторах VT5, VT6). Оба дифференциальных каскада работают на общие коллекторные нагрузки $R_{K1} = R_{K2} = R_K$. Такое построение делает

Рассмотрим схему интегрального перемножителя, приведенную на рис. 3.11. Здесь, в отличие от перемножителя на рис. 3.10, каждое плечо дифференциального каскада на транзисторах VT3, VT4 нагружено на свой дифференциальный каскад (одно плечо на ДК на транзисторах VT1, VT2, второе – на ДК на транзисторах VT5, VT6). Оба дифференциальных каскада работают на общие коллекторные нагрузки $R_{K1} = R_{K2} = R_K$. Такое построение делает

схему симметричной, что значительно увеличивает коэффициент ослабления синфазной помехи.

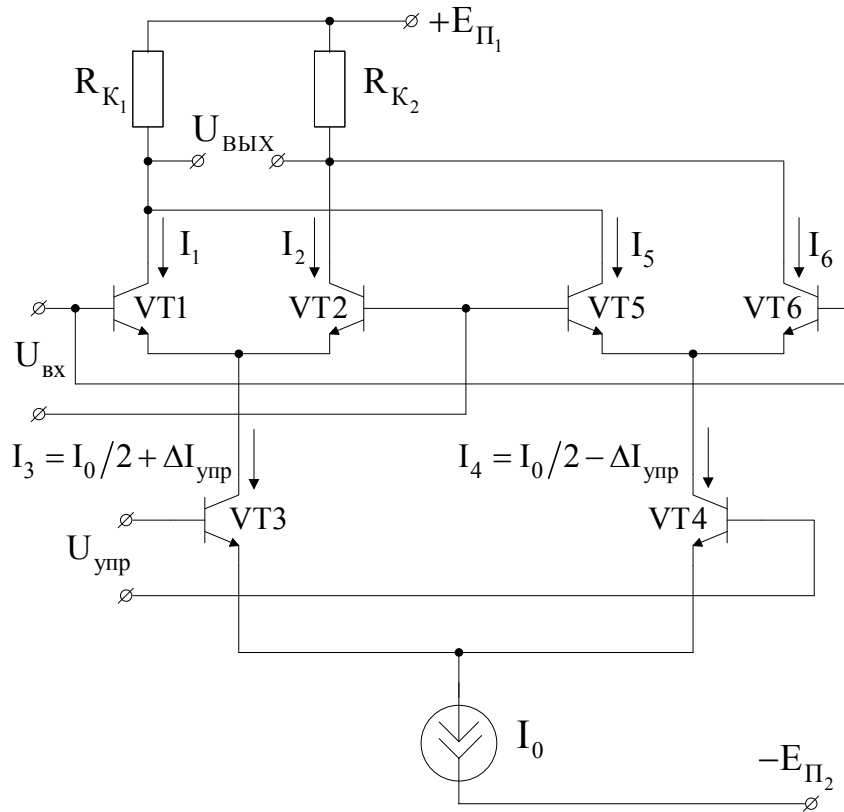


Рис. 3.11

Найдем величину напряжения на дифференциальном выходе перемножителя:

$$U_{\text{ВЫХ}} = [(I_1 + I_5) - (I_2 + I_6)] R_K = [(I_1 - I_2) + (I_5 - I_6)] R_K. \quad (3.12)$$

Вновь вернемся к схеме дифференциального каскада на рис. 3.8 и запишем выражение для напряжения на его выходе в следующем виде:

$$U_{\text{ВЫХ}} = (I_1 - I_2) R_K. \quad (3.13)$$

Но, с другой стороны, на основании выражений (3.1) и (3.5)

$$U_{\text{ВЫХ}} = U_{\text{ВХ}} I_{K0} R_K / \varphi_T. \quad (3.14)$$

Если приравнять (3.13) и (3.14), то получим

$$I_1 - I_2 = U_{\text{ВХ}} I_{K0} / \varphi_T. \quad (3.15)$$

Используя полученное соотношение, представим разности выходных токов дифференциальных каскадов на транзисторах VT1, VT2 и VT5, VT6 (рис. 3.11) в виде

$$I_1 - I_2 = U_{\text{ВХ}} I_3 / 2\varphi_T \quad (3.16)$$

и

$$I_6 - I_5 = U_{\text{ВХ}} I_4 / 2\varphi_T \quad (3.17)$$

с учетом того, что $I_{K0} = I_3/2$ в дифференциальном каскаде на транзисторах VT1, VT2 и $I_{K0} = I_4/2$ в дифференциальном каскаде на транзисторах VT5, VT6.

Из (3.17) находим

$$I_5 - I_6 = -U_{\text{вх}} I_4 / 2\varphi_T. \quad (3.18)$$

Тогда, подставив (3.16) и (3.18) в (3.12), получим

$$U_{\text{вых}} = (I_3 - I_4) U_{\text{вх}} R_K / 2\varphi_T. \quad (3.19)$$

Токи I_3 и I_4 могут быть представлены в следующем виде:

$$I_3 = I_0/2 + \Delta I_{\text{упр}}, \quad I_4 = I_0/2 - \Delta I_{\text{упр}},$$

где $\Delta I_{\text{упр}}$ – составляющая тока, вызванная управляющим напряжением, приложенным к дифференциальному входу ДК на транзисторах VT3 и VT4. С учетом этого представления разность токов I_3 и I_4 будет

$$I_3 - I_4 = 2\Delta I_{\text{упр}}. \quad (3.20)$$

В свою очередь, приращение тока $\Delta I_{\text{упр}}$ в коллекторной цепи может быть представлено через приращение тока $\Delta I_{\text{Бупр}}$ в базовой цепи в соответствии с известным соотношением

$$\Delta I_{\text{упр}} \approx \beta \Delta I_{\text{Бупр}} = \beta U_{\text{упр}} / 2r_{\text{БЭ}} = \beta U_{\text{упр}} g_{11} / 2. \quad (3.21)$$

Здесь g_{11} – входная проводимость транзистора, которая при аппроксимации проходной ВАХ экспоненциальной зависимостью может быть определена путем нахождения производной $\partial i_{\text{Б}} / \partial U_{\text{БЭ}}$ от выражения $i_{\text{Б}} \approx i_s (e^{U_{\text{БЭ}}/\varphi_T} - 1) / \beta$ [1]. С учетом того, что $g_{11} = I_{\text{К0}} / \varphi_T \beta$ и $I_{\text{К0}} = I_0/2$ на основании (3.21), в итоге получим

$$\Delta I_{\text{упр}} \approx U_{\text{упр}} I_0 / 4\varphi_T. \quad (3.22)$$

Подставляя (3.22) в (3.20) и далее в (3.19), получаем выражение для выходного напряжения

$$U_{\text{вых}} = \frac{I_0 R_K}{4\varphi_T^2} U_{\text{вх}} U_{\text{упр}}. \quad (3.23)$$

Выражение (3.23) справедливо только при линейной зависимости коллекторных токов $I_1 \dots I_6$ от напряжений $U_{\text{вх}}$ и $U_{\text{упр}}$ (при $U_{\text{вх}}, U_{\text{упр}} \leq 50$ мВ). Поэтому такие перемножители используются для радиотехнических преобразований при малом уровне входных сигналов. К ним относятся балансные модуляторы (например, микросхема **140МА1**), балансные преобразователи частоты (например, микросхема **526ПС1**) [13].

Для расширения диапазона в сторону больших управляющих напряжений эмиттерные цепи транзисторов VT3 и VT4 разъединяют и в каждую из них включают ГСТ. Выводы А и Б по постоянному току оказываются эквипотенциальными. Их выводят за пределы микросхемы и внешне к ним подключают резистор R_y (рис. 3.12).

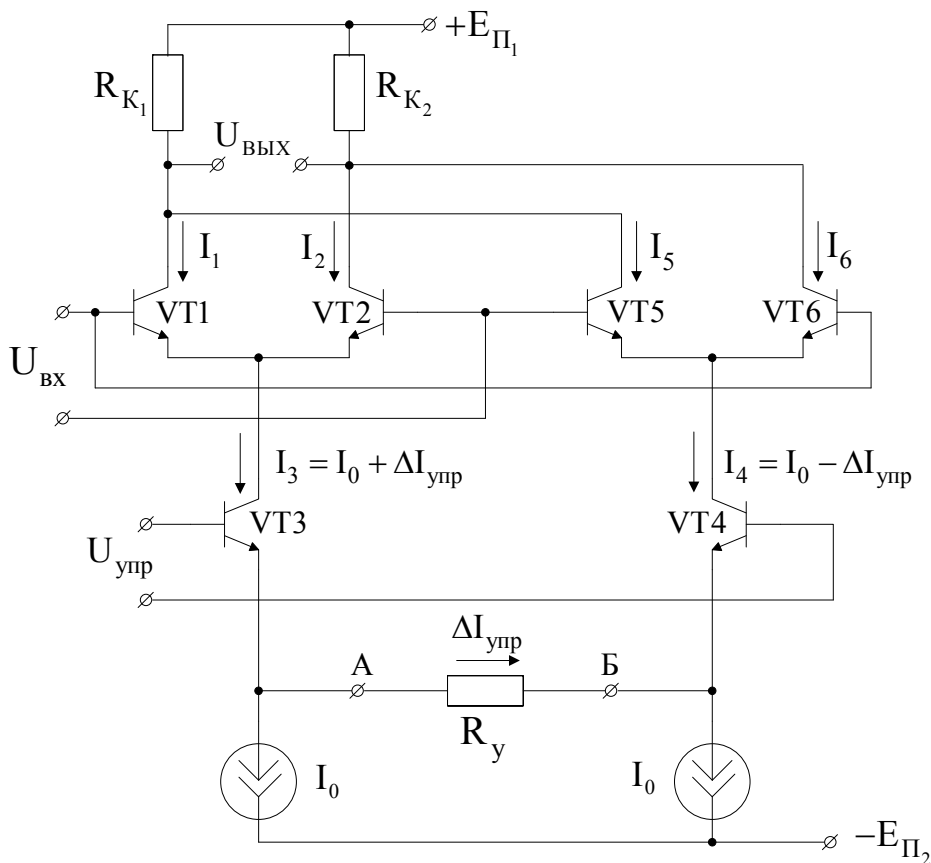


Рис. 3.12

Если выбрать $R_y \ll 2r_{БЭ}$, то можно будет управлять величиной приращения тока $\Delta I_{упр}$ (значительно ее уменьшать) за счет подбора величины сопротивления резистора R_y , поскольку

$$\Delta I_{упр} \approx U_{упр} / R_y. \quad (3.24)$$

Из формулы следует, что $\Delta I_{упр}$ является линейной функцией напряжения $U_{упр}$.

Если подставить (3.24) в (3.20), а затем в (3.19), то выражение для выходного напряжения перемножителя приобретет следующий вид:

$$U_{ВЫХ} = \frac{R_K}{\varphi_T R_y} U_{ВХ} U_{упр}. \quad (3.25)$$

Так, в модуляторе **140МА1** включение резистора R_y расширяет диапазон управляющего сигнала $U_{упр}$ до ± 5 В.

Для расширения динамического диапазона сигнала $U_{ВХ}$ (рис. 3.13) включают еще один дифференциальный усилитель на транзисторах \$VT1\$ и \$VT2\$ с динамическими нагрузками (транзисторы \$VT9\$ и \$VT10\$ в диодном включении). В эмиттерные цепи транзисторов \$VT1\$ и \$VT2\$ включают генераторы стабильного тока. Выводы от точек В и Г выносят за пределы микросхемы и внешне к ним подключают резистор R_x , величину которого выбирают из соотношения $R_x \ll 2r_{БЭ}$. На транзисторах \$VT3, VT4, \dots, VT8\$ выполнен перемножитель по схеме на рис. 3.12.

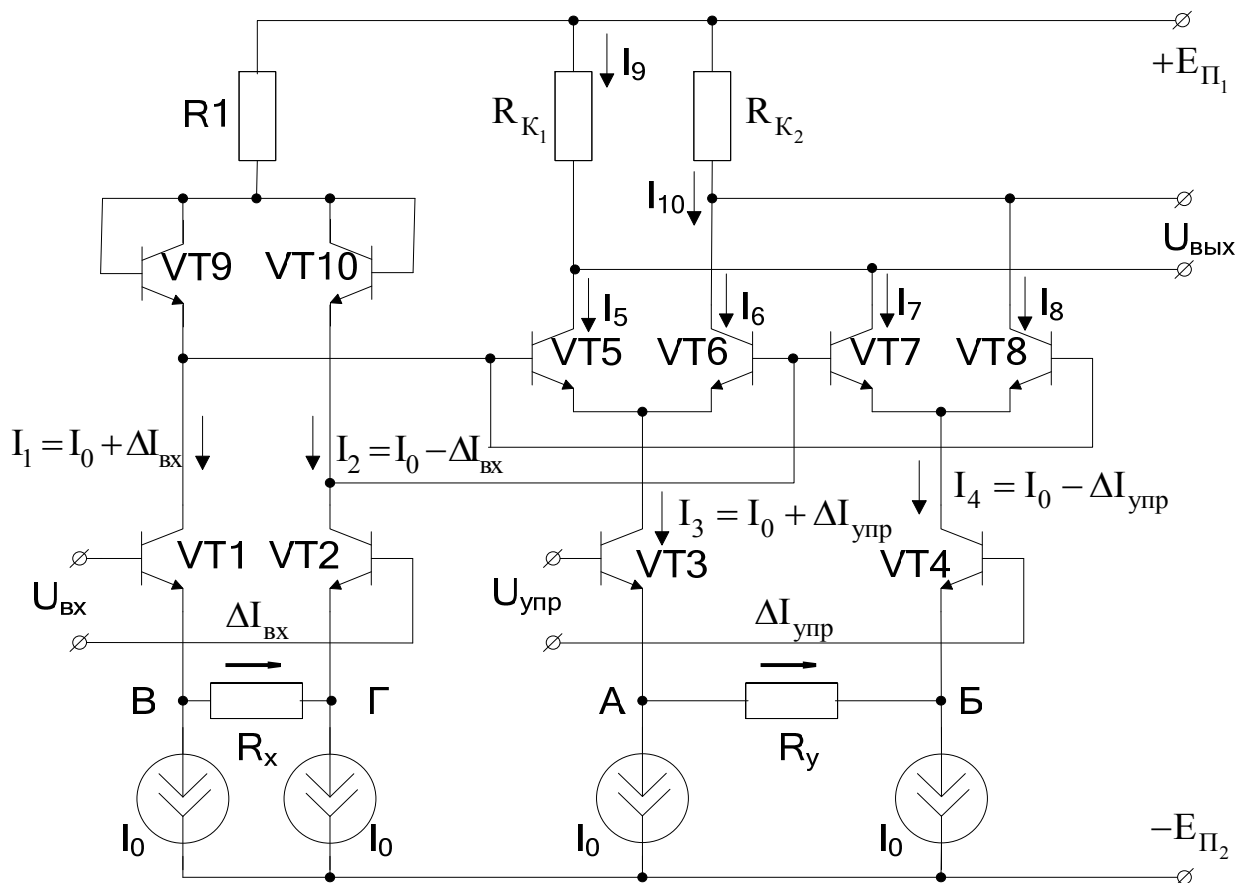


Рис. 3.13

Токи, протекающие через транзисторы VT1 и VT2, могут быть записаны в следующем виде:

$$I_1 = I_0 + \Delta I_{\text{ВХ}} = i_s \left[\exp(U_{\text{БЭ9}}/\varphi_T) - 1 \right] \approx i_s \exp(U_{\text{БЭ9}}/\varphi_T) = I_0 \exp(\Delta U_{\text{БЭ9}}/\varphi_T);$$

$$I_2 = I_0 - \Delta I_{\text{ВХ}} = i_s \left[\exp(U_{\text{БЭ10}}/\varphi_T) - 1 \right] \approx i_s \exp(U_{\text{БЭ10}}/\varphi_T) = I_0 \exp(\Delta U_{\text{БЭ10}}/\varphi_T).$$

Логарифмируя эти выражения, получаем:

$$\Delta U_{\text{БЭ9}} = \varphi_T \ln \frac{I_1}{I_0}, \quad (3.26)$$

$$\Delta U_{\text{БЭ10}} = \varphi_T \ln \frac{I_2}{I_0}, \quad (3.27)$$

$$U_{\text{БЭ9}} - U_{\text{БЭ10}} = \varphi_T \ln \frac{I_1}{I_2} = \varphi_T \ln \frac{I_0 + \Delta I_{\text{ВХ}}}{I_0 - \Delta I_{\text{ВХ}}}. \quad (3.28)$$

Таким образом, транзисторы VT9 и VT10 логарифмируют токи I_1 и I_2 дифференциального усилителя на транзисторах VT1 и VT2.

Затем напряжение $U_{\text{БЭ9}} - U_{\text{БЭ10}}$, которое является входным напряжением перемножителя, антилогарифмируется транзисторами VT5, VT6, VT7, VT8 благодаря экспоненциальной зависимости коллекторных токов транзисторов ДУ от дифференциальных входных напряжений. При этом выражения для токов I_5, I_6, I_7, I_8 окончательно получаются в виде нормировки токов:

$$I_5 = \frac{I_0 + \Delta I_{\text{упр}}}{2} \exp(\Delta U_{\text{БЭ}9}/\varphi_T) = \frac{(I_0 + \Delta I_{\text{упр}})(I_0 + \Delta I_{\text{вх}})}{2I_0};$$

$$I_6 = \frac{I_0 + \Delta I_{\text{упр}}}{2} \exp(\Delta U_{\text{БЭ}10}/\varphi_T) = \frac{(I_0 + \Delta I_{\text{упр}})(I_0 - \Delta I_{\text{вх}})}{2I_0};$$

$$I_7 = \frac{I_0 - \Delta I_{\text{упр}}}{2} \exp(\Delta U_{\text{БЭ}10}/\varphi_T) = \frac{(I_0 - \Delta I_{\text{упр}})(I_0 - \Delta I_{\text{вх}})}{2I_0};$$

$$I_8 = \frac{I_0 - \Delta I_{\text{упр}}}{2} \exp(\Delta U_{\text{БЭ}9}/\varphi_T) = \frac{(I_0 - \Delta I_{\text{упр}})(I_0 + \Delta I_{\text{вх}})}{2I_0}.$$

Нормировку токов выполняет ДУ на транзисторах VT1, VT2 с нелинейными нагрузками VT9, VT10. Из выражений видно, что $I_5/I_6 = I_8/I_7 = I_1/I_2$. Следовательно, в рассматриваемой схеме отношения коллекторных токов транзисторов дифференциальных каскадов всегда равны отношению токов, протекающих через эмиттерные переходы транзисторов VT9 и VT10. Такой метод перемножения получил название метода нормировки токов [14].

Найдем величину напряжения на дифференциальном выходе перемножителя:

$$U_{\text{вых}} = [(I_5 + I_7) - (I_6 + I_8)]R_K = [(I_5 - I_6) + (I_7 - I_8)]R_K = 2\Delta I_{\text{вх}} \Delta I_{\text{упр}} R_K / I_0.$$

Учитывая, что токи $\Delta I_{\text{вх}}$ и $\Delta I_{\text{упр}}$ связаны с напряжениями $U_{\text{вх}}$ и $U_{\text{упр}}$ линейными соотношениями

$$\Delta I_{\text{вх}} \approx U_{\text{вх}} / R_x, \quad \Delta I_{\text{упр}} \approx U_{\text{упр}} / R_y,$$

окончательно получаем

$$U_{\text{вых}} = \frac{2R_K}{R_x R_y I_0} U_{\text{вх}} U_{\text{упр}}.$$

Применение ДУ с нелинейными нагрузками позволяет расширить диапазон напряжения $U_{\text{вх}}$ до ± 10 В. Рассмотренное схемотехническое решение нашло применение в интегральных перемножителях **525ПС1** и **525ПС2** [13]. Они работают на меньших частотах, чем модулятор 140МА1, и предназначены для перемножения входных напряжений с уровнем до ± 10 В по обоим входам с линейностью не хуже 3%. На основе таких перемножителей строят схемы умножения, деления, извлечения квадратного корня и возведения в квадрат [13].

3.4. Аналоговые компараторы

Компараторы (сравнивающие устройства) занимают промежуточное положение между функциональными узлами аналогового и цифрового типов. Компаратор (рис. 3.14) имеет два аналоговых дифференциальных входа и один или два (прямой и инверсный) цифро-

вых выхода. Он предназначен для сравнения двух напряжений (U_1 , U_2) и выдачи результата сравнения с минимальной задержкой относительно момента равенства входных напряжений. В зависимости от знака разности ($U_1 - U_2$) на выходе устанавливается потенциал, соответствующий уровню либо логического нуля, либо логической единицы цифровых ИС. По своему функциональному назначению компаратор напряжения является простейшим одноразрядным аналого-цифровым преобразователем.

Статическая передаточная характеристика идеального компаратора приведена на рис. 3.15.

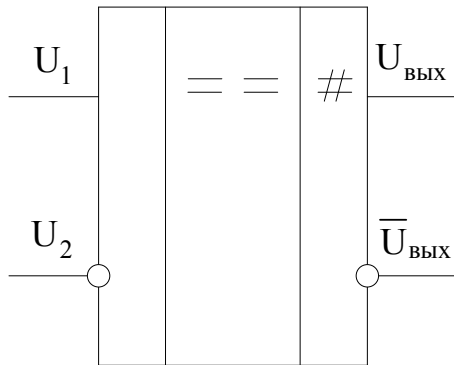


Рис. 3.14

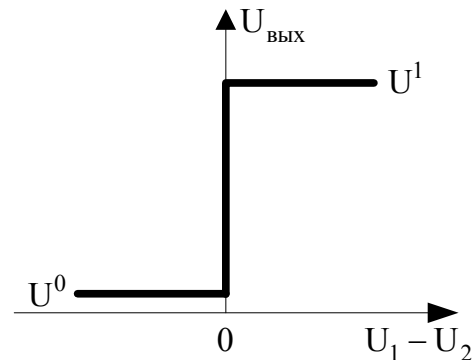


Рис. 3.15

Выходному напряжению компаратора присваивается значение логического нуля (U^0) или логической единицы (U^1) в соответствии с выражением

$$U_{\text{ВЫХ}} = \begin{cases} U^0 & \text{при } U_1 < U_2, \\ U^1 & \text{при } U_1 > U_2. \end{cases}$$

Такую передаточную характеристику можно получить при бесконечно большом коэффициенте усиления компаратора

$$K = \frac{\Delta U_{\text{ВЫХ}}}{\Delta U_{\text{ВХ}}} \rightarrow \infty,$$

т.е. при $\Delta U_{\text{ВХ}} = (U_1 - U_2)$ стремящемся к нулю.

Реальный компаратор имеет зону неопределенности $\Delta U_{\text{ВХ}}$, в

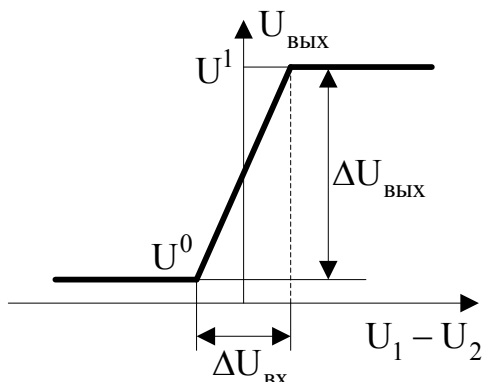


Рис. 3.16

пределах которой выходное напряжение отличается от U^1 и U^0 (рис. 3.16). Она характеризует чувствительность, или разрешающую способность, компаратора, под которой понимают минимальную разность входных напряжений, способную переключить компаратор из одного логического состояния в другое.

Ширина зоны неопределенности

(области переключения) зависит от коэффициента усиления компаратора:

$$\Delta U_{\text{вх}} = \frac{\Delta U_{\text{вых}}}{K}.$$

Важным динамическим параметром компаратора, характеризующим его быстродействие, является задержка переключения $t_{3д}$ (рис. 3.17).

Задержка переключения $t_{3д}$ – это временной интервал с момента подачи на один вход компаратора “ступеньки” входного напряжения U_1 , превышающей значение напряжения U_2 на втором входе, до момента достижения выходным напряжением порога переключения $U_{\text{пор}}$ логического элемента – нагрузки. Задержка переключения $t_{3д}$, как правило, оценивается при значении $U_2 = 100$ мВ и при заданном превышении перепада напряжения U_1 . Разность $\Delta U_x = U_1 - U_2$ называют напряжением перевозбуждения. С увеличением напряжения перевозбуждения ΔU_x задержка переключения $t_{3д}$ уменьшается. В справочных данных значение $t_{3д}$ приводится обычно для напряжения перевозбуждения $\Delta U_x = 5$ мВ.

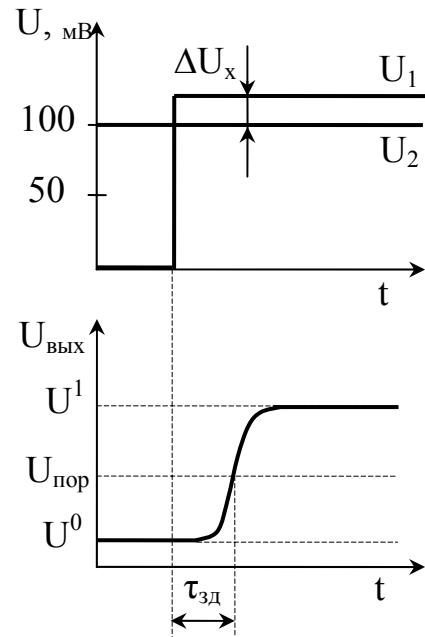


Рис. 3.17

При построении интегральных компараторов основное внимание уделяется обеспечению их высокой чувствительности и минимальной задержки переключения. Как правило, эти требования противоречивы и в каждом конкретном типе компараторов используются разные схемотехнические приемы для разрешения противоречия точность–быстродействие.

Наиболее просто сравнение двух напряжений U_1 и U_2 можно выполнить с помощью дифференциального усилителя, работающего в нелинейном режиме (режиме переключателя тока), снимая выходное напряжение с одного из его плечевых выходов (рис. 3.18, а). В этом случае каждый транзистор ДК работает в ключевом режиме, т.е. под действием входного напряжения большой величины переходит из открытого состояния в закрытое и наоборот, причем если транзистор одного плеча открыт, то транзистор другого плеча закрыт. В результате ток протекает то через одно плечо каскада, то через другое в зависимости от знака разностного сигнала ($U_1 - U_2$).

Статическую передаточную характеристику дифференциального усилителя (см. подразд. 1.4.2) удобно аппроксимировать в режиме больших сигналов отрезками прямых линий (рис. 3.18, б). Выходное напряжение $U_{\text{вых}}$ снимается с делителя, образованного резистором R_K и внутренним сопротивлением $r_{КЭ}$ транзистора VT2 (см. рис. 3.18, а).

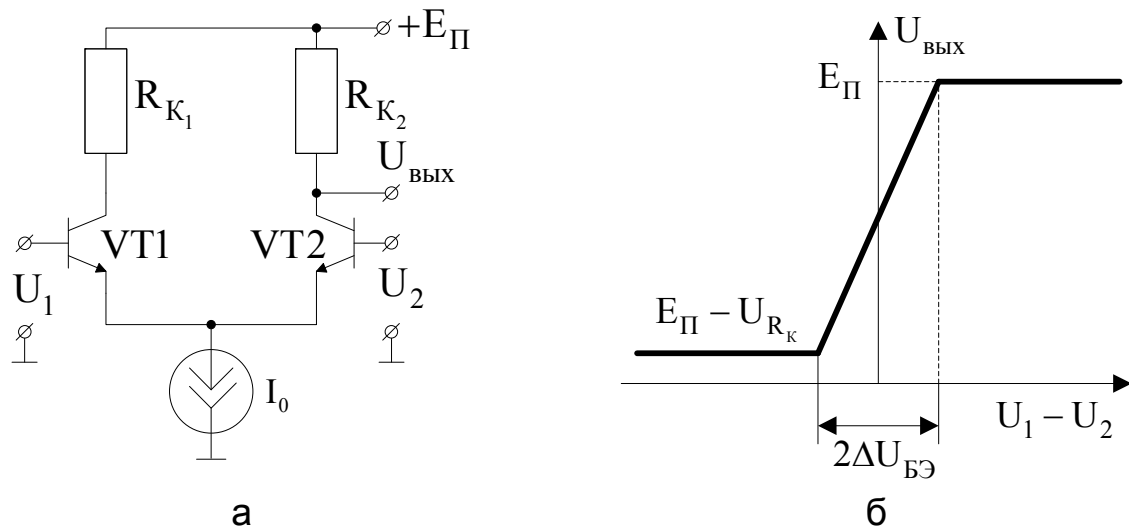


Рис. 3.18

Когда транзистор полностью открыт, т.е. находится в режиме насыщения, его сопротивление $r_{КЭ}$ стремится к нулю, следовательно, и напряжение $U_{ВЫХ}$, снимаемое с этого сопротивления, стремится к нулю (точнее, $U_{ВЫХ} = E_{II} - U_{R_K}$). Если транзистор полностью закрывается, т.е. находится в режиме отсечки, его сопротивление $r_{КЭ}$ стремится к бесконечности, и в этом случае $U_{ВЫХ} = E_{II}$. Из рис. 3.18, б видно, что статическая передаточная характеристика дифференциального усилителя совпадает с аналогичной характеристикой компаратора (см. рис. 3.16).

В связи с этим и с учетом таких преимуществ дифференциального усилителя, как большое быстродействие и высокая стабильность параметров, ДК с успехом используется в качестве типового узла для построения компараторов на биполярных транзисторах.

Если воспользоваться линейно-ломаной аппроксимацией проходной ВАХ транзистора (рис. 3.19), то при выборе рабочей точки А на пересечении наклонного участка характеристики с горизонтальной осью для перехода из одного логического состояния в другое рабочую точку транзистора необходимо перевести в положение А'. Для этого между базой и эмиттером транзистора следует увеличить напряжение на величину $\Delta U_{БЭ}$, т.е. на ширину области активного усиления транзистора. С учетом того, что напряжение на дифференциальном входе ДК в два раза больше напряжения, прикладываемого ко входам транзисторов каждого плеча (см. подразд. 1.3.2), ширина области переключения компаратора $\Delta U_{ВХ} = (U_1 - U_2)$ может быть определена как $2\Delta U_{БЭ}$.

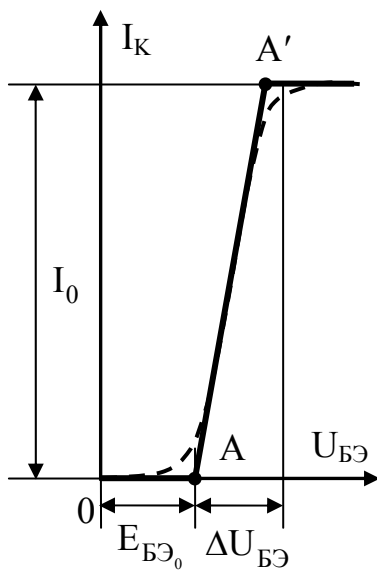


Рис. 3.19

Учитывая, что $\Delta U_{БЭ}$ для кремниевых транзисторов, предназначенных для работы в цифровой схемотехнике, составляет 0,1...0,15 В, область переключения компаратора на дифференциальном усилителе имеет значение порядка 0,2...0,3 В, т.е. чувствительность такого компаратора низкая.

Одним из способов повышения чувствительности компараторов на основе дифференциальных усилителей является увеличение общего коэффициента усиления путем последовательного включения нескольких усилительных каскадов. Современные компараторы на биполярных транзисторах имеют коэффициенты усиления порядка $10^3...10^5$ и содержат 2–4 усилительных каскада. Структурная схема компаратора приведена на рис. 3.20.

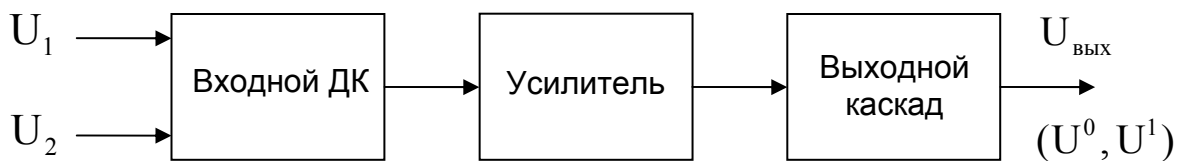


Рис. 3.20

Входной дифференциальный каскад выделяет и усиливает разность напряжений, поступающих на входы компаратора. Усилитель напряжения обеспечивает основное усиление разностного сигнала. Выходной каскад предназначен для увеличения нагрузочной способности компаратора и обеспечивает получение логических уровней выходного сигнала U_0 и U_1 , соответствующих определенным цифровым схемам. Переход к многокаскадному построению компараторов приводит к уменьшению их быстродействия. Общий подход к решению проблемы точность–быстродействие в таких структурах хорошо известен: необходимо обеспечить требуемое усиление при минимальном числе каскадов.

Интегральные компараторы подразделяют на компараторы общего назначения, прецизионные и быстродействующие.

Интегральные компараторы общего назначения представляют собой сравнительно простые ИС с малым числом усилительных каскадов, обеспечивающие средние точности и быстродействие. Особенности схемотехники таких компараторов рассмотрим на примере ИС **521CA2** (рис. 3.21). В состав компаратора входят два дифференциальных усилителя, выходной эмиттерный повторитель и стабилизаторные схемы сдвига уровня.

Входной дифференциальный каскад построен на транзисторах VT1 и VT2, эмиттерные цепи которых питаются от источника тока на VT9 и стабилизирующем транзисторе VT10 в диодном включении.

Второй каскад промежуточного усиления на транзисторах VT3 и VT4 вместе с повторителем напряжения на VT5 обеспечивают усиление и преобразование двухфазного разностного сигнала в од-

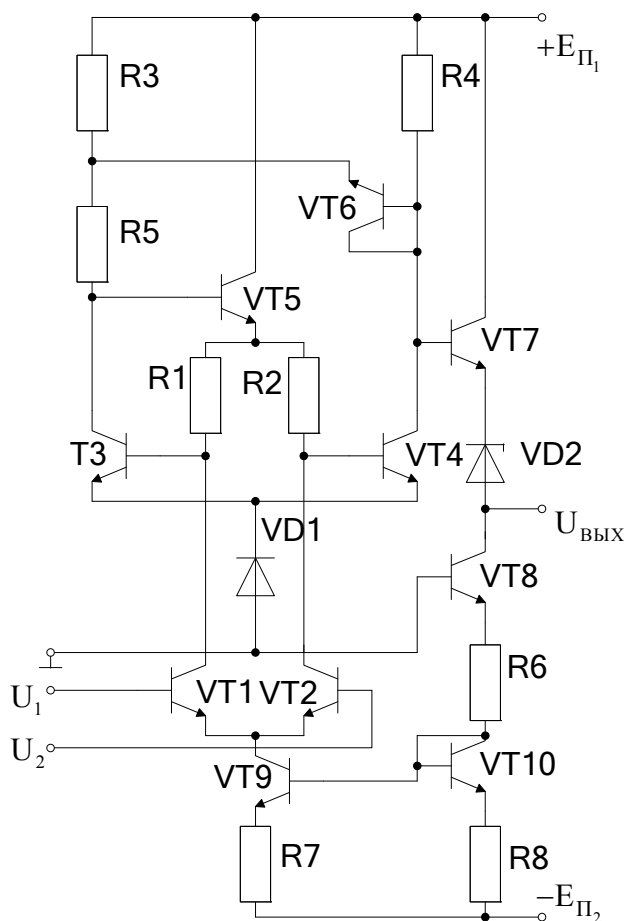


Рис. 3.21

ответствует стабилизации U_{B7} . Кроме того, с помощью цепи VT5, R1, R2 обеспечивается дополнительное усиление дифференциальной составляющей входного напряжения, т.е. на несимметричном выходе формируется практически полный дифференциальный сигнал.

Выходной каскад компаратора представляет собой эмиттерный повторитель на транзисторе VT7. Для сдвига потенциальных уровней используются стабилитроны VD1 и VD2. Стабилитрон VD1 обеспечивает сдвиг уровня для согласования каскада промежуточного усиления (на VT3 и VT4) со входным каскадом. Стабилитрон VD2 сдвигает выходной потенциал «вниз», чтобы сделать его совместимым с входными уровнями U^1 и U^0 цифровых интегральных схем транзисторно-транзисторной логики (ТТЛ).

Формирование выходных потенциалов U^1 и U^0 обеспечивается транзистором VT4, работающим в ключевом режиме. При запирании VT4 потенциал его коллектора фиксируется диодным ограничителем (VT6) на уровне, определяемом резистивным делителем R3–R5. При этом выходное напряжение компаратора не превышает +4 В. Низкий выходной потенциал ($U^0 = U_{БН.T8}$) формируется при насыщении транзистора VT8, база которого подключена к общей шине.

Принципы построения и особенности схемотехнической реализации других интегральных компараторов подробно рассмотрены в работах [13, 15].

нофазный. Каскад охвачен сильной отрицательной обратной связью по синфазному сигналу через транзистор VT5 и резисторы R1 и R2. С помощью этой цепи стабилизируется потенциал базы транзистора VT7 (выходного эмиттерного повторителя) при изменениях положительного напряжения питания. Механизм стабилизации заключается в следующем: при увеличении положительного напряжения питания увеличивается напряжение на коллекторах транзисторов VT3 и VT4 – U_{K3} и U_{K4} , а следовательно, и $U_{Э5}$, что, в свою очередь, вызывает увеличение потенциалов баз транзисторов VT3 и VT4 – U_{B3} и U_{B4} . Увеличение U_{B3} и U_{B4} приводит к увеличению токов транзисторов VT3 и VT4 и, следовательно, к уменьшению U_{K4} , что со-

БИБЛИОГРАФИЧЕСКИЙ СПИСОК

1. Абрамов К.Д., Абрамов С.К. Основы схемотехники: Учеб. пособие. – Х.: Нац. аэрокосм. ун-т «Харьк. авиац. ин-т», 2006. – 88 с.
2. Головин О.В., Кубицкий А.А. Электронные усилители. – М.: Радио и связь, 1983. – 320 с.
3. Мамонкин И.Г. Усилительные устройства. – М.: Связь, 1977. – 360 с.
4. Войшвилло Г.В. Усилительные устройства. – М.: Связь, 1975. – 384 с.
5. Симонов Ю.Л. Дифференциальные каскады приемо-усилительных устройств. Резисторные усилители: Учеб. пособие. – Х.: Харьк. авиац. ин-т, 1991. – 70 с.
6. Петров О.В. Теория и техника аналоговой обработки сигналов: Учеб. пособие. – Л.: ЛИАП, 1987. – 86 с.
7. Зернов Н.В., Карпов В.Г. Теория радиотехнических цепей. – Л.: Энергия, 1972. – 816 с.
8. Абрамов К.Д., Симонов Ю.Л. Основы теории усилительных устройств. Транзисторные усилители: Учеб. пособие. – В 2 ч. – Х.: Харьк. авиац. ин-т, 1990. – Ч.2. – 54 с.
9. Горошков Б.И. Элементы радиоэлектронных устройств: Справочник. – М.: Радио и связь, 1984. – 319 с.
10. Атаев Д.И., Болотников В.А. Аналоговые интегральные микросхемы для бытовой радиоаппаратуры: Справочник. – М.: Моск. энерг. ин-т, 1993. – 240 с.
11. Щербаков В.И., Грездов Г.И. Электронные схемы на операционных усилителях: Справочник. – К.: Техніка, 1983. – 213 с.
12. Алексенко А.Г., Шагурин И.И. Микросхемотехника: Учеб. пособие для вузов / Под ред. И.П. Степаненко. – М.: Радио и связь, 1982. – 416 с.
13. Аналоговые и цифровые интегральные микросхемы: Справочное пособие / Якубовский С.В., Барканов Н.А., Ниссельсон Л.И. и др.; Под ред. С.В. Якубовского. – М.: Радио и связь, 1985. – 405 с.
14. Проектирование и применение операционных усилителей / Под ред. Дж. Грэма, Дж. Тоби и Л. Хьюлсмана; Пер. с англ. – М.: Мир, 1974. – 170 с.
15. Агаханян Т.М. Интегральные микросхемы. – М.: Энергоатомиздат, 1983. – 209 с.

ОГЛАВЛЕНИЕ

1. Дифференциальный каскад	3
1.1. Особенности усилителей постоянного тока	3
1.2. Базовая схема дифференциального каскада	6
1.3. Режимы работы дифференциального каскада	8
1.4. Основные характеристики и показатели работы дифференциального каскада	15
1.5. Эквивалентная схема ДК	19
1.6. Направления совершенствования базовой схемы дифференциального каскада	22
2. Выходные каскады	30
2.1. Особенности выходных каскадов	30
2.2. Базовые схемы выходных каскадов	32
2.3. Энергетический расчет выходных каскадов	37
2.4. Направления улучшения свойств двухтактного выходного каскада	42
3. Использование дифференциальных и выходных усилительных каскадов в интегральных устройствах	47
3.1. Операционный усилитель	47
3.2. Интегральные усилители	50
3.3. Аналоговые интегральные перемножители	55
3.4. Аналоговые компараторы	63
Библиографический список	69

Абрамов Клавдий Данилович
Абрамов Сергей Клавдиевич

СХЕМОТЕХНИКА ДИФФЕРЕНЦИАЛЬНЫХ И ВЫХОДНЫХ
УСИЛИТЕЛЬНЫХ КАСКАДОВ

Редактор А.Н. Емленинова

Св. план, 2007

Подписано в печать 06.07.2007

Формат 60x48 1/16. Бум. офс. № 2. Офс. печ.

Усл. печ. л. 3,9. Уч.–изд. л. 4,43. Т. 100 экз. Заказ 341. Цена свободная

Национальный аэрокосмический университет им. Н.Е. Жуковского
«Харьковский авиационный институт»

61070, Харьков–70, ул. Чкалова, 17

<http://www.khai.edu>

Издательский центр «ХАИ»

61070, Харьков–70, ул. Чкалова, 17

izdat@khai.edu